

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-140393
 (43)Date of publication of application : 20.05.1994

(51)Int.Cl.

H01L 21/3205

(21)Application number : 05-067410
 (22)Date of filing : 04.03.1993

(71)Applicant : TOSHIBA CORP
 (72)Inventor : WADA JUNICHI
 KANEKO HISAFUMI
 SUGURO KYOICHI
 HAYASAKA NOBUO
 OKANO HARUO

(30)Priority

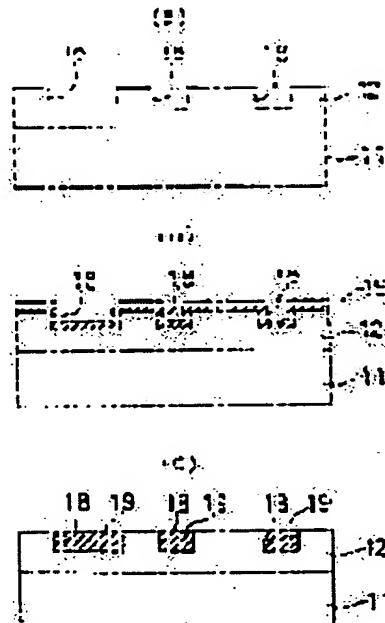
Priority number : 04 65781	Priority date : 24.03.1992	Priority country : JP
04192733	29.06.1992	JP
04212380	17.07.1992	JP
04269202	14.09.1992	JP

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To achieve electrode wiring with improved electro migration resistance by forming a recessed part with a specific pattern shape on a substrate surface, forming a metal film on a substrate where the recessed part is formed, and flocculating and isolating the metal film by heating and then burying it into the recessed part.

CONSTITUTION: An Si single crystal 11 with face orientation (100) is used for a substrate and then a thermal oxide film 12 is formed on the Si substrate 11' with a thickness of 1μm. Then, a wiring pattern shaped groove 18 is formed using the light exposure method and the ion etching (PIE) method on the surface of the thermal oxide film. Then, Al thin film 19 is formed heating free on the thermal oxide film 12 by the AC magnetron sputtering method. Further, heat treatment using a halogen lamp is performed from the substrate rear surface for one minute within the same vacuum as the sputtering and Al is flocculated and buried into the groove. After this, Al remaining at a wide region where no wiring pattern is formed is eliminated by the resist etchback method.



LEGAL STATUS

[Date of request for examination] 22.04.1999
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-140393

(43)公開日 平成6年(1994)5月20日

(51)Int.Cl. [*]	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/3205				
	7514-4M	H 01 L 21/ 88		A
	7514-4M			J
	7514-4M			K
	7514-4M			N

審査請求 未請求 請求項の数14(全 29 頁)

(21)出願番号	特願平5-67410	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成5年(1993)3月4日	(72)発明者	和田 純一 神奈川県川崎市幸区小向東芝町1 株式会社東芝研究開発センター内
(31)優先権主張番号	特願平4-65781	(72)発明者	金子 尚史 神奈川県川崎市幸区小向東芝町1 株式会社東芝研究開発センター内
(32)優先日	平4(1992)3月24日	(72)発明者	須黒 恒一 神奈川県川崎市幸区小向東芝町1 株式会社東芝研究開発センター内
(33)優先権主張国	日本 (JP)	(74)代理人	弁理士 三好 秀和 (外1名) 最終頁に続く
(31)優先権主張番号	特願平4-192733		
(32)優先日	平4(1992)6月29日		
(33)優先権主張国	日本 (JP)		
(31)優先権主張番号	特願平4-212380		
(32)優先日	平4(1992)7月17日		
(33)優先権主張国	日本 (JP)		

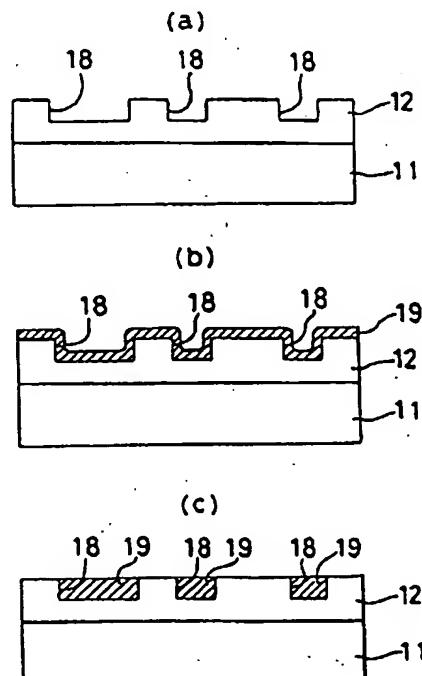
(54)【発明の名称】 半導体装置の製造方法及び半導体装置

(57)【要約】

【目的】 半導体装置における信頼性の高い埋め込み電極配線を形成する。

【構成】 S1基板11上に熱酸化膜12を形成した後、配線パターン形状の凹部18を形成する(a)。熱酸化膜12上に形成したA1薄膜19表面に自然酸化膜が形成されるのを抑制しながらS1基板11を加熱し、A1薄膜19を凝集分離せしめる(b)。凝集したA1薄膜19を凹部18内に埋め込んでA1電極配線を形成する(c)。

【効果】 ドライエッティングが困難であった金属でも配線でき、残留エッティングガスによるコロージョン(後腐食)を防止し、結晶方位の揃った配線ができ、ストレスマイグレーション及びエレクトロマイグレーション耐性に優れるので電極配線の信頼性が向上する。



【特許請求の範囲】

【請求項1】 基体表面上に所定のパターン形状を有する凹部を形成する工程と、前記凹部の形成された前記基体上に金属膜を形成する工程と、加熱により前記金属膜を凝集分離せしめて前記凹部に埋め込む工程とを行う事を特徴とした半導体装置の製造方法。

【請求項2】 基体表面上に所定のパターン形状を有する凹部を形成する工程と、前記凹部の形成された前記基体上に金属膜を前記基体表面との反応を抑制しながら形成する工程と、前記金属膜表面に自然酸化膜が形成される事を抑制しながら、加熱により前記金属膜と前記基体表面が反応する以前に前記金属膜の凝集分離を開始せしめ、所定の温度で充分な時間加熱することにより前記金属膜を前記凹部に埋め込む工程とを行う事を特徴とした半導体装置の製造方法。

【請求項3】 基体表面上に所定のパターン形状を有する凹部を形成する工程と、前記凹部の形成された前記基体上に金属膜を形成する工程と、前記凹部以外の基体表面上の金属膜を選択的に除去する工程と、前記金属膜表面に形成された自然酸化膜を除去する工程と、前記金属膜表面に自然酸化膜が再形成される事を抑制しながら加熱により前記金属膜を凝集分離せしめ前記凹部に埋め込む工程とを行う事を特徴とした半導体装置の製造方法。

【請求項4】 基体表面上に凹部を形成する工程と、前記凹部の形成された前記基体上に金属からなる第1次薄膜を形成する工程と、前記第1次薄膜表面に自然酸化膜が形成される事を抑制しながら加熱により前記第1次金属膜を凝集分離せしめ前記凹部の少なくとも一部に埋め込む工程と、前記第1次薄膜上に該薄膜と同一金属の第2次薄膜を形成する工程と、前記第1次薄膜と前記第2次薄膜からなる金属膜をバターニングする工程とを行う事を特徴とした半導体装置の製造方法。

【請求項5】 前記凹部の内面のうち少なくとも一部を前記凹部以外の基体表面よりぬれ性を良くする工程を行う事を特徴とした請求項1～4記載の半導体装置の製造方法。

【請求項6】 前記基体と凝集分離せしめる膜との間に障壁層を形成する工程を行う事を特徴とした請求項1～4記載の半導体装置の製造方法。

【請求項7】 前記凹部を形成する工程の後に、前記凹部の形成された基体全面のぬれ性を向上させる工程を行う事を特徴とした請求項1～4記載の半導体装置の製造方法。

【請求項8】 前記凹部は、その内面に導電層が露呈しており、前記凹部以外の基体表面のぬれ性を向上させる工程を行う事を特徴とした請求項1～4記載の半導体装置の製造方法。

【請求項9】 基体上に金属からなる第1次薄膜を形成する工程と、前記第1次薄膜表面に自然酸化膜が形成される事を抑制しながら加熱により前記第1次金属膜を凝

集分離せしめ、結晶種を形成する工程と、該結晶種上に前記第1次薄膜と同一金属の第2次薄膜を形成する工程と、前記第1次薄膜と前記第2次薄膜からなる配線金属膜をバターニングする工程とを行う事を特徴とした半導体装置の製造方法。

【請求項10】 所定のパターン形状を有する凹部が形成された絶縁膜と、前記凹部に埋め込まれた単結晶金属からなる電極配線とを備えた事を特徴とした半導体装置。

【請求項11】 所定のパターン形状を有する凹部が形成された絶縁膜と、前記凹部に埋め込まれた単結晶金属からなる電極配線とを備え、該電極配線の上面が滑らかに湾曲した構造を有する事を特徴とした半導体装置。

【請求項12】 互いに接続しない複数個の凹部を有する絶縁膜と前記凹部に埋め込まれた単結晶金属からなる電極配線とを備え、ある二つの凹部に埋め込まれた電極配線の単結晶金属の結晶方位が互いに異なることを特徴とした半導体装置。

【請求項13】 所定のパターン形状を有する凹部が形成された絶縁膜と、前記凹部に埋め込まれた電極配線とを備え、該電極配線の屈曲部及び異層配線との接続部の少なくとも1つが単結晶金属から成る事を特徴とした半導体装置。

【請求項14】 所定のパターン形状を有する凹部が形成された絶縁膜と、前記凹部表面に形成された多結晶若しくは非晶質のぬれ性向上層と前記凹部に埋め込まれた単結晶金属からなる電極配線を備えた事を特徴とした半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法及び半導体装置の構造に関し、特にマイグレーション耐性に優れ、かつコロージョン（後腐食）を起こさず、かつ平坦性の良好な半導体装置の電極配線を形成する方法、及び特に配線信頼性を向上し、配線抵抗及び接触抵抗を低減し、配線の放熱効果を向上し、半導体装置の応力を緩和し、かつ配線の密着性を向上させる電極配線構造に関する。

【0002】

【従来の技術】 これまでLSIの電極配線材料にはAlを主成分とするAl合金を用い、連続膜を加工することによって金属配線を形成していたが、LSIの微細化とともにあって配線幅や配線膜厚が縮小化し、配線の信頼性が低下する問題が生じている。

【0003】 配線の信頼性低下の原因としては、エレクトロマイグレーション現象やストレスマイグレーション現象が考えられている。Alを例にとって説明すると、エレクトロマイグレーションは配線に流れる電子がAl原子に衝突し、Al原子が移動する現象であり、ストレスマイグレーションはLSIに用いられる他材料からの

3

機械的応力により A1 原子の移動が引き起こされる現象であることが最近の研究で明らかになっている。

【0004】このような配線の信頼性低下の問題を解決するために、A1配線の結晶性を制御することが検討されている。A1結晶は面心立方構造を持ち、その界面エネルギーは (111) 面が最も小さい。そのため、A1膜をスパッタリング法などで形成した場合、界面でのエネルギーが最小になるように <111> 軸主配向を示す。つまり、界面鉛直方向には <111> 軸を形成するように膜の成長が起こる。

【0005】基板表面に対し <111> 高配向化すれば、配線断面積を最少にする面に界面エネルギーの最も小さい (111) 面が向き合うことがなくなり、ストレスマイグレーションに起因するスリット状の断線を減少させることができ、配線の信頼性を向上させることができ。

【0006】しかし、<111> 軸主配向は示すものの従来のスパッタリング法で A1 を形成した場合、成膜初期の微結晶はすぐに隣合う微結晶と膜を形成してしまう。連続膜となった A1 は隣合う結晶粒間で相互に影響しあい基板面に対する <111> 軸配向性を劣化させてしまう。つまり、従来の形成方法では結晶粒間の相互作用によって <111> 軸配向性が劣化するという問題があった。

【0007】また、A1 の <111> 高配向化だけでは (111) 面内の結晶粒の相互回転を制御することができず、形成された A1 膜は界面鉛直軸方向に <111> 軸主配向した多結晶となってしまう。この A1 膜で半導体装置を形成した場合、配線内には結晶粒界が数多く存在することになる。この配線中に存在する結晶粒界は格子欠陥の集合体と考えることができ、構造的に不安定で粒界における A1 原子の拡散係数も大きい。

【0008】従って、前述したようにエレクトロマイグレーションでは、粒界までの移動は同じ速度で起こるが、粒界では A1 原子の移動速度は速まる。つまり、結晶粒界を隔てて A1 原子の流れる上流側では原子の空乏が起こり、下流側では原子の蓄積が起こる。A1 原子の空乏はやがて配線の断線につながり、原子の蓄積はヒロックの発生につながる。

【0009】また、ストレスマイグレーションでは、A1 膜に機械的ストレスがかかった場合、原子はストレスを緩和する方向に移動を始める。このとき配線中の粒界ほど A1 原子の移動が起こりやすく、粒界的原子が空乏し配線の断線が起こる。この様な粒界的うち、隣合った結晶粒が互いに微小傾角回転の結晶粒であるならば、粒界における A1 原子の拡散は遅く、前述したような各マイグレーションに対して耐性を有する。

【0010】しかしながら、従来の半導体装置の製造プロセスでは、A1 膜を形成する際に <111> 軸配向を向上させることも、結晶粒の (111) 面内における相

互回転制御も行っていないため、形成された A1 膜は基板鉛直軸方向では <111> 軸主配向を示すもののその配向性は鈍く、またその面内では各結晶粒がランダムな回転をしている。従って、従来の A1 配線はエレクトロマイグレーション及びストレスマイグレーション耐性に乏しく、配線が断線しやすいという問題があった。

【0011】ところで、配線の抵抗値は半導体装置の RC 遅延に関わり、動作速度を決定する重要な因子であり、低抵抗化が必要とされる。また微細化が進むにつれて配線自身の発熱の問題に対しても低抵抗化が要求されている。しかしこれまでの A1 合金配線では低抵抗化に物性的な限界があり、新たな配線材料への転換が必要となってきた。

【0012】A1 系の材料に比べ低抵抗な材料は Cu や Ag 等が挙げられるが、これらの材料は蒸気圧の高い化合物を形成しにくく、従来のような反応性イオンエッチング (RIE) 法の様なドライエッチングでは加工が困難であるという問題があった。また比較的加工が容易な A1 の場合でも残留エッチングガスの影響によりコロージョンが起こるという問題があった。

【0013】また反応性イオンエッチング法を用いて形成される従来の配線は凸状の配線であるため、その後形成される層間絶縁膜の平坦化工程を必要とし、そのため工程数を増加させる原因となり、また十分な平坦度も得られないという問題があった。

【0014】一方、従来の多結晶 A1 多層配線構造では、層間絶縁膜を形成時に配線に機械的応力を残留させやすい構造であるためストレスマイグレーション耐性に乏しく、配線が断線しやすいという問題があった。

【0015】また従来の多層配線構造では、下層配線と上層配線を接続するために、コンタクト孔を開孔して配線金属を埋め込んでいる。このとき通常のスパッタリング法等で A1 を埋め込む場合は、ステップカバレッジが悪く、段切れを起こしたり、コンタクト抵抗を増大させる問題があった。

【0016】このような問題を解決するために、従来技術ではコンタクトホールに W のような異種金属をプラグとして埋め込む構造で、段切れ不良の防止を行っている。しかし、上下層配線と異なる異種金属をプラグとして用いると、エレクトロマイグレーション、およびストレスマイグレーション現象によって移動してきた配線金属原子は、このプラグによって移動が妨げられる。たとえば W をプラグとして用いた場合、W は A1 に比べエレクトロマイグレーション、ストレスマイグレーションに対して強い耐性を持つ。

【0017】従って W プラグの陰極側では配線中を移動してきた A1 原子が蓄積してヒロックを発生し、プラグ陽極側では A1 原子が空乏してボイドを発生するという問題があった。

【0018】また、同一金属でプラグを形成する場合で

10

20

30

40

50

もプラグと上層配線間には自然酸化膜や結晶粒界が存在する構造で、マイグレーション耐性の劣下や接触抵抗の増加という問題があった。

【0019】さらに配線の微細化にともない配線には高密度の電流が流れるようになり、配線の自己加熱により配線抵抗を増加させたり、デバイスの動作速度を遅くするという問題があった。

【0020】また従来の配線パターンでは配線の熱膨張によって基板に機械的応力を生じやすい構造で、応力による不良を生じるという問題があった。

【0021】

【発明が解決しようとする課題】この様に従来の方法により形成された電極配線はエレクトロマイグレーション及びストレスマイグレーション耐性に乏しく、配線の信頼性が低下するという問題があった。

【0022】また、低抵抗の配線金属に対してその加工が困難であり、またA1の様な加工の容易な金属に対してもエッティングガスによりコロージョンが起こるという問題があった。

【0023】さらに、従来の配線では平坦性を確保するための工程数の増加という問題や、平坦度の劣化という問題があった。

【0024】従来の多層配線では、配線上に層間絶縁膜を形成するときに生じる機械的応力により結晶性が劣下し、配線の信頼性を劣下するという問題、上層配線と下層配線間、上層配線とプラグ間、あるいはプラグと下層配線間の接触抵抗が増加するという問題があった。また配線の自己加熱という問題があった。

【0025】さらに、配線金属と異なる金属プラグと上下層配線間のマイグレーション耐性に乏しいという問題もあった。

【0026】本発明は、上記事情を考慮してなされたもので、その第1の目的とするところは基板鉛直軸に対し高配向させ、かつ基板面内における結晶粒の相互回転を抑えた電極配線を形成することで、ストレスマイグレーション及びエレクトロマイグレーション耐性に優れた電極配線を提供することにある。

【0027】また、その第2の目的とするところはエッティングのような配線加工工程を省略してエッティングの困難な低抵抗金属の配線パターンを形成することを可能にし、かつコロージョンが起こることを防止し、かつ平坦化工程を省略して平坦性の優れた半導体装置を提供することにある。

【0028】さらにその第3の目的とするところは機械的応力を残留させず、接触抵抗を低減させ、配線と基板との密着性を向上させ、さらに放熱効果を向上させることができる電極配線構造を提供することにある。

【0029】

【課題を解決するための手段】前述した問題を解決するため、本発明の第1は、基体表面に所定のパターン形状

を有する凹部を形成する工程と、前記凹部の形成された前記基体上に金属膜を形成する工程と、加熱により前記金属膜を凝集分離せしめて前記凹部に埋め込む工程とを行う事を特徴としている。

【0030】また本発明の第2は、基体表面に所定のパターン形状を有する凹部を形成する工程と、前記凹部の形成された前記基体上に金属膜を前記基体表面との反応を抑制しながら形成する工程と、前記金属膜表面に自然酸化膜が形成される事を抑制しながら、加熱により前記金属膜と前記基体表面が反応する以前に前記金属膜の凝集分離を開始せしめ、所定の温度で充分な時間加熱することにより前記金属膜を前記凹部に埋め込む工程とを行う事を特徴としている。

【0031】本発明の第3は、基体表面に所定のパターン形状を有する凹部を形成する工程と、前記凹部の形成された前記基体上に金属膜を形成する工程と、前記凹部以外の基体表面上の金属膜を選択的に除去する工程と、前記金属膜表面に形成された自然酸化膜を除去する工程と、前記金属膜表面に自然酸化膜が再形成される事を抑制しながら加熱により前記金属膜を凝集分離せしめ前記凹部に埋め込む工程とを行う事を特徴としている。

【0032】本発明の第4は、基体表面に凹部を形成する工程と、前記凹部の形成された前記基体上に金属からなる第1次薄膜を形成する工程と、前記第1次薄膜表面に自然酸化膜が形成される事を抑制しながら加熱により前記第1次金属膜を凝集分離せしめ前記凹部の少なくとも一部に埋め込む工程と、前記第1次薄膜上に該薄膜と同一金属の第2次薄膜を形成する工程と、前記第1次薄膜と前記第2次薄膜からなる金属膜をバーニングする工程とを行う事を特徴としている。

【0033】また、本発明の第5は、前記凹部の内面のうち少なくとも一部を前記凹部以外の基体表面よりぬれ性を良くする工程を行う事を特徴としている。

【0034】また、本発明の第6は、前記基体と凝集分離せしめる膜との間に障壁層を形成する工程を行う事を特徴としている。

【0035】本発明の第7は、前記凹部を形成する工程の後に、前記凹部の形成された基体全面のぬれ性を向上させる工程を行う事を特徴としている。

【0036】さらに、本発明の第8は、前記凹部の内面に導電層が露呈しており、前記凹部以外の基体表面のぬれ性を向上させる工程を行う事を特徴としている。

【0037】これら本発明の第1乃至第8において、金属膜を形成した後に、前記金属膜表面に自然酸化膜が形成される場合は、形成された自然酸化膜を除去する工程を含んでも問題はない。

【0038】また、前記金属膜が形成されない領域に、余剰の金属を収容する領域を形成したり、前記凹部以外の領域に残存する金属を除去したり、前記凝集分離せしめる膜を形成する際に、前記凹部底面上の膜厚が該凹

部以外における膜厚より厚くするのがよい。

【0039】これら本発明の第1～8において、前記凹部が、平行する複数の直線状の溝であるか、あるいは複数個の正三角形状であり、各正三角形状の凹部の同一位置の各辺が全て平行になるように配置されているか、もしくは二辺のなす角度、1辺と他辺の延長線のなす角度、及び各辺の延長線とのなす角度が全て60度となるのこぎり状であることが望ましい。

【0040】さらに、前記凹部の幅が広い部分では、この凹部を複数の凹部に分割し、複数本の凹部に分割形成してもよい。

【0041】さらに、凹部が平行する複数の直線状の溝で、複数の直線状の溝の両端のうち少なくとも一端にはこれら複数の直線状の溝を繋げる余剰の金属膜を収容する一つの領域が形成されていることが望ましい。

【0042】さらにまた、前記凹部の内面、即ち側面及び底面のうち少なくとも一面は前記基体表面より、さらにぬれ性のよい材質から形成するか、前記凹部内面だけをイオン衝撃によってさらにぬれ性よく改質するのが望ましい。

【0043】さらに、前記凹部の底面と側面がなす角を70°32'±20'の範囲としたり、形成された前記凹部の屈曲部の角度を60°あるいは120°とするのが望ましい。

【0044】本発明の第9は、基体上に金属からなる第1次薄膜を形成する工程と、前記第1次薄膜表面に自然酸化膜が形成される事を抑制しながら加熱により前記第1次金属膜を凝集分離せしめ、結晶種を形成する工程と、該結晶種上に前記第1次薄膜と同一金属の第2次薄膜を形成する工程と、前記第1次薄膜と前記第2次薄膜からなる配線金属膜をバターニングする工程とを行う事を特徴としている。

【0045】これら本発明の第1から第9において、前記凝集分離を行う際の加熱温度が、凝集せしめる金属膜の融点未満であることが望ましい。

【0046】さらに、本発明の第10は、所定のパターン形状を有する凹部が形成された絶縁膜と、前記凹部に埋め込まれた単結晶金属からなる電極配線とを備えた事を特徴としている。

【0047】また本発明の第11は、所定のパターン形状を有する凹部が形成された絶縁膜と、前記凹部に埋め込まれた単結晶金属からなる電極配線とを備え、該電極配線の上面が滑らかに湾曲した構造を有する事を特徴としている。

【0048】また本発明の第12は、互いに接続しない複数個の凹部を有する絶縁膜と前記凹部に埋め込まれた単結晶金属からなる電極配線とを備え、ある二つの凹部に埋め込まれた電極配線の単結晶金属の結晶方位が互いに異なることを特徴としている。

【0049】さらに本発明の第13は、所定のパターン

形状を有する凹部が形成された絶縁膜と、前記凹部に埋め込まれた電極配線とを備え、該電極配線の屈曲部及び異層配線との接続部の少なくとも1つが単結晶金属から成ることを特徴としている。

【0050】本発明の第14は所定のパターン形状を有する凹部が形成された絶縁膜と、前記凹部表面に形成された多結晶若しくは非晶質のぬれ性向上層と前記凹部に埋め込まれた単結晶金属からなる電極配線を備えた事を特徴としている。

【0051】これら第10から14の発明において、単結晶金属は少なくともmm単位の長さを持つ単結晶である事が望ましく、かつ構造的に弱い結晶粒界が応力の集中する部分に存在しない事を特徴としている。

【0052】また第10から14の発明において、コンタクトホールやヴィアホールを充填するプラグは電極配線金属と同一金属で、かつ結晶粒界のない同一単結晶金属構造である事が望ましい。

【0053】

【作用】上記手段により、本発明は、配線金属膜を形成する基体表面に凹部を形成することで、<111>軸配向性に優れ、かつ基板面内の結晶方位を揃えたA1やC1などの電極配線を形成することができる。

【0054】これにより、エレクトロマイグレーション及びストレスマイグレーション耐性に優れた高配向かつ面内方位の揃った電極配線を形成することができ、さらに工程数を削減できると共に、従来は加工が困難であった低抵抗材料による配線形成を容易にする。

【0055】本発明の第1から第8では、基体表面に形成された凹部によって<111>配向性が向上し、かつ各結晶粒の面内相互回転が制御される。

【0056】スパッタリング法などで形成された配線金属膜は、その表面に自然酸化膜が厚く形成されていない状態で加熱すると、凝集分離する。この分離した配線金属は、膜状態と異なり隣合う結晶粒から何等相互間力を受ける事はない。従って凝集分離した配線金属は基体との界面のみによってその結晶方位が決定される。

【0057】A1の場合、従来のように連続膜を形成しても<111>主配向を示す。これは面心立方構造を持つ結晶の界面エネルギーの最も小さい面が(111)面であるための性質で、隣合う結晶粒から相互間力を受けにくい分離したA1ではこの性質が顕著に現れる。つまり、分離A1では基体との界面と(111)面が接するように原子の再配列が起こり、基板鉛直方向に対し<111>高配向する。

【0058】また、基体表面に凹部を形成した場合、A1薄膜は分離後、凹部に埋め込まれる。埋め込まれたA1は凹部側面と底面とで基体と接する事になる。この複数面から配向させれば、凹部に埋め込まれたA1の結晶方位を揃える事ができる。

【0059】本発明の第1乃至第8によれば、配線状の

凹部を形成する事で、結晶方位の揃った配線を形成する事ができ、信頼性の高い電極配線が得られる。

【0060】また、本発明の第1～3によれば、従来のようにドライエッティングによる加工をしなくとも配線パターンを形成する事ができ、工程の簡略化、残留エッティングガスによるコロージョンの防止に効果がある。さらに、CuやAgの様なこれまでドライエッティングが困難であった材料に対しても適用が可能であり、容易に配線パターンを形成できる。

【0061】本発明の第7によれば、凹部の形成された基体全面のぬれ性を向上することで、加熱によって凝集した凝集体が基体表面と接触する面積を増加させることができ。基体表面との接触面積を増加させると基体表面に形成した凹部と凝集体が接触する確率が増加する。凹部と接触した凝集体は表面エネルギーを低減して安定化するために、凹部内に埋め込まれるが、凹部内面のぬれ性が良いほど、その界面エネルギーは小さい。

【0062】この時、基体全面と配線金属とのぬれ性を向上したことにより、凝集体の体積を凹部容積を満たす必要最小限に抑えることができる。これにより凹部内容積を越える余剰金属が凹部上に残留するのを防ぐことがはじめて可能となり、結晶粒界の発生、配線の導通をなくすことができる。

【0063】また、ぬれ性を向上させるために、赤外線に対して反射防止効果のあるぬれ性向上層を用いた場合、凝集分離する加熱温度を均一化することができ、均一に配線金属を埋め込むことができる。

【0064】また、ぬれ性を向上させるのに配線金属よりも硬度の高いぬれ性向上層を用いた場合、平坦部に残留する配線金属をケミカルメカニカルポリッシング法を用いて除去するときに研磨のストッパー層としても用いることができる。

【0065】本発明の第4及び第9によれば、配線金属の凝集体を結晶種として第2次膜を形成する事で、結晶性の良好な配線金属膜を大面积で形成する事ができる。

【0066】一方、本発明の第10によれば、絶縁膜の凹部に埋め込まれた単結晶金属からなる電極配線と絶縁膜は1底面と2側面から成る3面で接触しているため、配線上に層間絶縁膜を形成する熱工程で変形しにくく、配線上に層間絶縁膜が形成された後に室温に降温されても配線に応力が残留しない構造である。配線は単結晶で形成されているため、このように応力の残らない構造は配線金属の結晶性を劣下させず、単結晶のマイグレーション耐性を効果的に向上させる事ができる。

【0067】また本発明の第11によれば、絶縁膜の凹部に埋め込まれた単結晶金属からなる電極配線上面が滑らかな湾曲面である構造のため、プラグのような上部配線との接続部で接触面積を増大でき、接触抵抗を低減できるだけでなく、層間絶縁膜との接触面積も大きくなり放熱効果が向上する。

【0068】また本発明の第12によれば、絶縁膜に埋め込まれた単結晶配線において、接続のない複数個の凹部のうちある二つに埋め込まれた電極配線パターンは互いに異なる結晶方位の電極配線となるため、結晶方位の方向によって熱膨張の異なる事から、基板に与える応力を相殺する事ができ、応力に起因する半導体装置の不良を減少させる事ができる。

【0069】さらに本発明の第13によれば、絶縁膜の凹部に埋め込まれた単結晶電極配線の屈曲部、あるいは上下層配線との接続部に結晶粒界を持たない構造であるため、ストレスの集中による原子のマイグレーションを抑制する事ができ、信頼性を向上する事ができる。

【0070】本発明の第14によれば、凹部表面にぬれ性向上層を形成された構造とする事で、凹部内部に埋め込まれた配線金属との密着性が向上する。また、ぬれ性向上層が多結晶若しくは非晶質で形成されているので、単結晶金属からなる電極配線の異方的なひずみ応力を分散させ、凹部内の角における応力集中を緩和する。従つて、後工程で応力がかからても剥がれることなく、半導体装置の信頼性を向上させることができる。

【0071】

【実施例】以下、本発明の詳細を実施例を用いて説明する。

第1の実施例

図1は、本発明による半導体装置の製造方法の第1の実施例を示す工程断面図である。

【0072】基板には面方位(100)のSi単結晶11を用い、本実施例ではこのSi基板11上に熱酸化膜12を1μmの厚さで形成し、この熱酸化膜表面に光露光法と反応性イオンエッティング(RIE)法を用いて深さ0.02μmから0.5μm、幅0.5μmから2μmの配線パターン状溝18を形成した(図1(a))。この反応性イオンエッティング(RIE)法によって凹部18の内面はぬれ性良く形成される。

【0073】この反応性イオンエッティング(RIE)法に用いたガスはCF₄とH₂の混合ガスで、各々16S CCMと24SCCMの流量で流し、エッティング時の圧力は40mTorrに制御し、エッティング時の投入パワーは800Wとした。この後残留レジストは酸素プラズマ中で灰化後、硫酸と過酸化水素水の混合液中で洗浄した。

【0074】次にこの熱酸化膜12上に直流マグнетロンスパッタリング法でAl薄膜19を無加熱で形成した(図1(b))。このときスパッタリングターゲットには純度99.9999%のAlを用い、Al膜厚は溝の深さと等しく、0.02μmから0.5μmまで形成した。スパッタリングに用いたガスはArで、到達真空度は~10⁻⁸Torr、スパッタリング中の圧力は3×10⁻³Torr、投入パワーは6kWとし、自然酸化膜の形成を抑制しながら成膜を行った。

11

【0075】さらに、スパッタリングと同一真空中で1分間、基板裏面からのハロゲンランプを用いた熱処理を行い、溝内にA1の凝集埋め込みを行った(図1(c))。この熱処理の到達温度は温度は300°C程度から660°C程度まで変えて行った。この後配線パターンを形成していない広い領域に残留したA1はレジストエッチバック法を用いて除去した。

【0076】図2に本実施例における基板温度の時間変化の一例を示す。この温度プロファイルでは、溝にA1薄膜を凝集分離により埋め込めることが確認できた。今回の実験では昇温後、自然放冷したが溝内で凝集分離が起こらない時間内であればその到達温度を維持しても良い。

【0077】図3に、溝内へのA1の埋め込み可能温度とA1の膜厚の関係について示す。同図で示すように、例えばA1膜厚が0.2μmでは、加熱して約470°Cになったところから凹部への埋め込みが開始され、550°C以上では凹部に埋め込まれたA1が分離してしまうことが分かった。よって470°C~550°Cの領域でA1配線が断線することはない。同様に、A1膜厚が0.3μmでは495°C~610°C、0.6μmでは515°C~660°Cの領域でA1配線が断線することはない。

【0078】この様に、各膜厚における埋め込み可能温度を調べた結果、図中斜線部の領域でA1は構内に埋め込まれ、この構内では凝集分離が起こらない、すなわち断線が起こらないことが確認された。

【0079】図4に、基板である酸化膜とA1による反応生成物の反応速度と温度の関係を、対数グラフにしたものと示す。このグラフは、 $R = 3.18 \times 10^{17} \text{ e x p} - (2.562 / kT)$ の式で計算した反応速度と温度の関係である。ここで、kはボルツマン定数である。

【0080】このグラフから分かるように温度と時間のパラメータで反応生成物の厚さが決るが、昇温速度が遅いと基板とA1の間に反応物が生成してしまう。基板とA1の間に反応物が生成すると、A1の基板との界面における移動が著しく妨げられる。従って構内にA1を埋め込むためには、基板との界面に反応物が生成されない時間内に凝集分離を終了させなければいけない。

【0081】そこで温度と時間のパラメータから、図3で示した凝集開始温度に到達するまでの昇温速度を導き出す必要がある。昇温速度が速い場合は、反応物がほとんど生成しないうちに、凝集が開始する。また、温度が低い場合は反応物が生成しないことが分かっている。

【0082】これらのことから、A1膜厚と昇温速度の関係を導いたグラフが図5である。グラフの縦軸に膜厚をとっているのは、図3で示したように膜厚によって凝集開始温度が異なるからである。また、このグラフは反応生成物が1原子層できる場合を目安にして作成した。なぜならば、反応生成物が1原子層できると、2原子層できても3原子層できても同じであるからである。

10

12

【0083】このグラフで示されるように、例えば膜厚が2000△オングストローム▽では昇温速度を0.18°C/sec以上に、3000△オングストローム▽では昇温速度を0.74°C/sec以上に、また6000△オングストローム▽では昇温速度を2.11°C/sec以上にする必要がある。

【0084】各A1膜厚における昇温速度を導き出した結果、図5中の斜線領域の昇温速度で、図3に示した凝集開始温度まで昇温すれば、熱酸化膜とA1薄膜界面の反応生成物は充分薄く、薄膜の凝集分離を妨げないことになる。

【0085】図6(a)に、埋め込まれたA1の結晶方位について示す。これは電子線回折法によって評価したもので、溝18の底面と側面から界面エネルギーの最も小さい(111)面が形成されたため、形成された埋め込み配線19のほとんどがこの方位に揃った単結晶であることがわかった。このときの溝底面と溝側面のなす角は75°としたが、70°~32°±20°の範囲であれば良いことが確認されている。

20

【0086】なお、図6(b)に、溝に埋め込まれたA1配線の写真を示す。

【0087】またこの結晶方位を示す場合、図7(a), (b)に示すように配線20の屈曲部を60°あるいは120°の角度にすれば屈曲部に結晶粒界が生じないことが確認された。以上のこととは、本実施例以外の実施例においても確認されている。

30

【0088】図8に、本実施例で形成された幅1.2μmのA1配線の信頼性に関する評価結果を示す。これは電流密度を $1.5 \times 10^7 \text{ A/cm}^2$ 、基板温度200°Cの加速試験で評価したもので、従来の配線は6.0秒程度で断線し、配線抵抗が増加するのに対し、本実施例で形成された配線は900秒まで断線しないことが明かとなった。

【0089】従来の様に平均粒径が2~3μmの配線の場合、100°Cで10FITを保証する電流密度は 10^6 A/cm^2 を越えることが不可能であったが、本実施例で形成された配線では 10^6 A/cm^2 を越える電流密度でも10FITを保証することが確認された。

40

【0090】第1の実施例では、熱酸化膜表面に溝状配線パターンを形成する場合について説明したが、BPSG膜、PSG膜、酸化シリコン膜、窒化シリコン膜、BN膜、ポリイミド膜等他の絶縁膜でも適用可能である。

【0091】また、第1の実施例では、配線パターンのない広い領域に残留する配線金属の除去にレジストエッチバック法を用いたが、ケミカルポリッシング法、メカニカルポリッシング法あるいはメカニカルケミカルポリッシング法のような除去法を用いても良いし、配線金属の下地にCやTINなどを用いたリフトオフ法を用いて除去しても良い。例えば、Cは酸素アッシャー、TINはH₂O₂溶液で除去すれば良い。あるいは配線間短絡

50

13

のないように孤立した溝に残留金属を埋め込む方法でもよい。

【0092】また、この実施例の中では配線についてのみ説明したが、図9に示すようにコンタクトホールあるいはピアホールを含む溝についても本実施例で説明した方法によってA1を凝集分離によって埋め込むことができた。またコンタクトホールあるいはピアホールだけでも埋め込むことができた。これらコンタクトホールあるいはピアホール内に埋め込まれたA1は結晶粒界を持たないことを透過電子顕微鏡評価によって確認した。

【0093】さらに、第1の実施例では配線金属としてA1を用いる場合について説明したが、A1合金、Cu、Ag、Au、Pt等の他の金属にも当然適用可能である。

第2の実施例

本実施例は、配線金属の成膜にバイアスパッタ法を用いた場合の例である。

【0094】図10は、本発明による半導体装置の製造方法の第2の実施例を示す工程断面図である。

【0095】基板には面方位(100)のSi単結晶11を用いた。本実施例ではこのSi基板11上に熱酸化膜12を1μmの厚さで形成し、この熱酸化膜12の表面に光露光法と反応性イオンエッティング法を用いて深さ0.02μmから0.5μm、幅0.5μmから2μmの配線パターン状溝18を形成した(図10(a))。

【0096】第1の実施例と同様に、反応性イオンエッティング(RIE)法によって凹部18の内面がぬれ性良く形成される。このときに用いたガスはCF₄とH₂の混合ガスで、各々16SCCMと24SCCMの流量で流し、エッティング時の圧力は40mTorrに制御し、エッティング時の投入パワーは800Wとした。この後残留レジストは酸素プラズマ中で灰化後、硫酸と過酸化水素水の混合液中で洗浄した。

【0097】次にこの熱酸化膜12上にバイアスパッタリング法でA1薄膜21を無加熱で形成した(図10(b))。このときスパッタリングターゲットには純度99.9999%のA1を用い、A1の膜厚は溝の深さと等しく、0.02μmから0.5μmまで形成した。スパッタリングに用いたガスはArで、到達真空度は~10⁻⁸Torr、スパッタリング中の圧力は3×10⁻³Torr、投入パワーは6kWとし、自然酸化膜の形成を抑制しながら成膜を行った。

【0098】さらに、第1の実施例と同様に、スパッタリングと同一真空中で1分間、基板裏面からのハロゲンランプを用いた熱処理を行い、溝内にA1の凝集埋め込みを行った(図10(c))。この熱処理の到達温度は温度は300°Cから660°Cまで変えて行った。この後配線パターンを形成していない広い領域に残留したA1はレジストエッチャック法を用いて除去した。

10

14

【0099】このように、バイアスパッタ法を用いて形成されたA1膜21は溝内部のA1膜厚が厚く、溝以外の平坦部ではA1膜厚が薄くなっているため、膜の凝集分離は溝以外の平坦部から始まる。従って、溝18の形成されていない領域のA1は溝内に移動を始める。この結果、A1の平坦部に残留するA1量が減少し、A1除去工程を容易にできる。このバイアスパッタ法に限らず、溝内部の膜厚を厚く、溝以外の平坦部では膜厚を薄くできる方法であれば、良いものである。

【0100】また、底面と側面のなす角度、配線の屈曲部の角度、残留する配線金属の除去方法、及び孤立した溝の形成については、第1の実施例で説明した内容と同様である。

【0101】本実施例で形成された幅0.5μmのA1配線の信頼性を電流密度が10⁷A/cm²オーダーの加速試験で評価したところ、100°Cの試験条件で10FIT以下での信頼性が得られていることが確認された。

【0102】第2の実施例では、成膜時に溝内部の配線金属膜厚が溝以外の配線金属膜厚より、厚くなる成膜法を用いる方法について説明したが、成膜後に溝内部の膜厚より溝外部の膜厚が薄くなるように加工しても問題ない。例えば、通常のスパッタリング法で形成後、レジストエッチャック法やポリッキング法を用いて溝外部の膜厚を薄くした工程後に、凝集分離を行い、溝に配線金属を埋め込む。この工程中に配線金属膜表面に自然酸化膜が形成された場合は、この自然酸化膜を除去すると良い。このような方法を用いれば、溝内に埋め込めない余剰の配線金属を低減することができる。

第3の実施例

本発明の凹部内に層間絶縁膜とは異種の材質膜を形成する方法を、第3の実施例として説明する。

【0103】図11は、本発明による半導体装置の製造方法の第3の実施例を示す工程断面図である。

【0104】基板には面方位(100)のSi単結晶11を用いた。本実施例ではこのSi基板11上にCVD法によりBPSG膜12を1μmの厚さで形成し、このBPSG膜表面をメルトリフロー法で平坦化処理を施す。これは、絶縁膜表面が平坦化されないで凸凹が残っていると、埋め込む必要のない凹部内に配線金属が埋め込まれてしまうからである。この後、このBPSG膜表面に光露光法と反応性イオンエッティング法を用いて深さ0.5μm、幅0.5μmの配線パターン状溝18を形成した(図11(a))。

【0105】反応性イオンエッティング(RIE)法に用いたガスはCF₄とH₂の混合ガスで、各々16SCCMと24SCCMの流量で流し、エッティング時の圧力は40mTorrに制御し、エッティング時の投入パワーは800Wとした。この後残留レジストは酸素プラズマ中で灰化後、硫酸と過酸化水素水の混合液中で洗浄した。

【0106】次にこのBPSG膜12上に直流マグネット

40

50

ロンスパッタリング法でNb薄膜22を無加熱で形成した(図11(b))。このときスパッタリングターゲットには純度99.9999%のNbを用い、Nbの膜厚は50nm形成した。スパッタリング用いたガスはAr、到達真密度は~10⁻⁸Torr、スパッタリング中の圧力は3×10⁻³Torr、投入パワーは1kWで行った。さらにメカニカルポリッシング法を用いて溝以外のNb膜を除去した(図11(c))。

【0107】この基板上に直流マグнетロンスパッタリング法でCu薄膜23を無加熱で形成した(図11(d))。このときスパッタリングターゲットには純度99.9999%のCuを用い、Cuの膜厚は0.4μmまで形成した。スパッタリング用いたガスはAr、到達真密度は~10⁻⁸Torr、スパッタリング中の圧力は3×10⁻³Torr、投入パワーは1kWとし、自然酸化膜の形成を抑制しながら成膜を行った。

【0108】さらに、スパッタリングと同一真空中で1分間の熱処理を行い、溝内にCuの凝集埋め込みを行った。この熱処理の温度は550℃で行った。さらに広域平坦部に残留したCuはメカニカルポリッシング法によって除去した(図11(e))。

【0109】このときCuの下地膜としてNbを用いた理由は、NbがCuに対して高いソバリア性を有し、かつ界面における密着性に優れているためで、Nb上では凝集を起こしにくく、Nbのない平坦面上のCuを溝内に効率よく引き込むことが可能になった。

【0110】この様にして形成されたCu膜は配向性に優れ、かつ大粒化されていることがX線回折法と透過電子顕微鏡評価により確認された。

【0111】本実施例で形成された幅0.5μmのCu配線の信頼性を電流密度が10⁷A/cm²オーダーの加速試験で評価したところ、100℃の試験条件で10FIT以下の信頼性が得られていることが確認された。

【0112】なお、本実施例では直流マグネットロンスパッタリング法でCu薄膜を形成しているが、バイアススパッタ法を用いることによって第2の実施例と同様に、溝内部の膜厚を厚く、溝以外の平坦部の膜厚を薄くすることができる。また、底面と側面のなす角度、配線の屈曲部の角度、及び残存する配線金属の除去方法については、第2の実施例で説明した内容と同様である。

第4の実施例

本発明の第1次金属薄膜の凝集分離による埋め込み結晶種上に第2次配線薄膜を形成する方法について第4の実施例を用いて説明する。

【0113】図12、13は、本発明による半導体装置の製造方法の第4の実施例を示すための工程断面図である。

【0114】基板11には面方位(100)のSi単結晶を用い、本実施例ではこのSi基板11上に、まず熱酸化膜12を100nm形成する(図12(a))。

【0115】次に、レジストを塗布後、通常の光露光法を用いてマスクパターン13を形成する(図12(b))。通常の露光技術で形成できない微細マスクパターン13を形成する場合は電子ビームによる直接描画露光法を用いても良い。このときのマスクパターン13の形状は直線状の複数本の凹部が平行に配列するように形成した。なお、溝によってできる凹部と凸部の幅は、共に0.6μmとした。

【0116】さらに、反応性イオンエッティング(RIE)法を用いて熱酸化膜12に深さ50nmのエッティングを施して凹部を形成し、レジストを除去する(図12(c))。この時エッティングで使用したガスはCF₄、エッティング圧力は7.8mTorr、投入パワーは50Wで行った。なお、ここで形成される凹部は、後に形成するAl膜の段差が生じない程度のアスペクト比で形成するとよい。この反応性イオンエッティング(RIE)法によって、凹部の底面及び側面がぬれ性良く改質される。

【0117】このパターニングによって凹部が形成された熱酸化膜12上に、直流マグネットロンスパッタリング法で第1次Al膜14(純度99.999%以上)を室温で20nm形成する(図12(d))。スパッタリング用いたガスはArガスで、バックグランド真密度は~10⁻⁸Torr、スパッタリング圧力は3×10⁻³Torr、投入パワーは1kWとし、自然酸化膜の形成を抑制しながら成膜を行った。

【0118】次に、前記した実施例と同様に、このスパッタリング時の真密度を維持した状態、つまり第1次Al薄膜表面の自然酸化膜の形成を抑制した状態で、基板11を350℃、1分間の熱処理を行い、第1次Al薄膜を凝集分離し、Al結晶種15を凹部内に形成する(図13(a))。ここで、結晶種15の表面には自然酸化膜はほとんど存在しない。

【0119】この後、上記真密度を維持した状態、つまりAl結晶種表面の自然酸化膜の形成を抑制した状態で、380nmの第2次Al薄膜16をスパッタリングにより形成する(図13(b))。この時のスパッタリングは、第1次Al薄膜を形成した場合と同条件で行った。

【0120】さらに、水素と窒素の混合雰囲気中で450℃、15分間の熱処理を施した。最後にレジストマスクを形成し、第1次Al薄膜と第2次Al薄膜からなるAl薄膜をエッティングして、電極配線パターン17を形成する(図13(c))。

【0121】熱酸化膜12表面に形成された凹部とAl結晶種15の方位関係を図14に示す。これは凹部に埋め込まれたAl結晶種の一例の断面図である。各結晶面がなす角度から各々の結晶面を同定すると、図中に示す面方位であることがわかった。また他の結晶種の断面を観察した結果をみてもその結晶面によって決められる断

17

面形状は等しく結晶種は面内において相互通回転制御され、同一方位を示すことがわかった。

【0122】また、基板鉛直方向をX線回析法によって調べた結果を図15に示す。このプロファイルは一般にロッキングカーブと呼ばれ、X線入射角をA1<111>方位に対応する角度に合わせ、その回析X線を検知したもので、ピーク半値幅が狭いほど結晶方位にズレが小さく配向度が高いことを示している。

【0123】図15(a)は従来の方法で形成したA1のロッキングカーブでピークが2分されている事がわかる。これは膜中に存在する結晶粒同士が相互に作用し合い、配向性を劣化させているためである。

【0124】一方、第4の実施例の電極配線の形成方法を用いれば、図15(b)及び(c)の様なピークが得られる。(b)は、図示していないが、表面に凹部が形成されていない熱酸化膜上に形成したA1膜のピークで、(c)は図12、13で示したような凹部を形成した熱酸化膜上のA1膜のピークである。

【0125】図15(b)を見てわかるように熱酸化膜上に凹部を形成しない場合でも、従来の成膜方法で形成されたA1膜のピークに比べ半値幅が狭くなっている。これにより、第1次A1膜を分離して結晶種を形成し、この結晶種を基に第2次A1膜を形成する第6の発明は、高配向化に効果がある事が示された。

【0126】また、図15(c)は凹部が形成された熱酸化膜上のA1膜のピークで、凹部が形成されていない場合よりさらにピークが狭くなり、熱酸化膜表面に凹部を形成する事は高配向化にさらに効果がある事がわかる。

【0127】第4の実施例で形成された1μmの配線の信頼性を電流密度が10⁷A/cm²オーダーの加速試験で評価したところ、10FIT以下の信頼性が得られていることが確認された。

【0128】なお、第4の実施例では、熱酸化膜表面に形成される凹部は、図16(a)のように平行する複数本の直線状の溝である場合を示しているが、これに限らず凹部の形状は、図16(b)のように、複数個の正三角形状とし、各正三角形の同一位置の各辺が全て平行となるように配置してもよい。あるいは、図16(c)のように、二辺のなす角度、一辺と他辺の延長線とのなす角度、および各辺の延長線のなす角度が全て60度となるのこぎり状としてもよい。

【0129】いずれの場合においても、第1次薄膜を凝集分離してできた結晶種は凹部に埋め込まれ、直線状の凹部の場合と同様にそれら結晶粒の面内回転は制御されており、形成された配線の信頼性が向上することが確認された。

【0130】第4の実施例では、第1次金属膜を形成するとき通常のスパッタリングを用いる方法について説明したが、この時に、第2の実施例のように成膜時に溝内

10

20

30

40

50

18

部の配線金属膜厚を溝外部の配線金属膜厚より厚くしても良い。成膜後溝外部の配線金属膜厚を溝内部の配線金属膜厚より薄くする、あるいは除去する工程を行っても良い。この後表面に自然酸化膜が形成される場合は、これを除去する工程を行なうことが好ましい。また、溝外部の配線金属膜をすべて除去したとき、溝内部で配線金属膜が凝集分離してもかまわない。

第5の実施例

本発明のぬれ性向上層を用い、かつ凹部容積を埋め込む配線金属量を必要最小限にして均一な埋め込み配線を形成する方法を第5の実施例として説明する。

【0131】図17は本発明による半導体装置の製造方法の第5の実施例を示す工程断面図である。

【0132】基板には面方位(100)のSi単結晶基板11を用い、本実施例ではSi基板上に熱酸化膜12を1μmの厚さで形成し、この熱酸化膜表面に光露光法と反応性イオンエッティング(RIE)法によって深さ0.4μm、幅0.6μmのパターン形状の配線溝18を形成した(図17(a))。

【0133】この反応性イオンエッティング法に用いたガスはCF₄とH₂の混合ガスで、各々16SCCMと24SCCMの流量で流し、エッティング時の圧力は、40mTorrに制御し、エッティング時の投入パワーは800Wとした。この後残留レジストを酸素プラズマ中で灰化後、硫酸と過酸化水素水の混合液中で洗浄した。

【0134】次にこの熱酸化膜上に直流マグネットロンスパッタリング法でC(炭素)膜24を形成した(図17(b))。この時、C膜24の厚さは0.02μm、0.05μm、0.1μm、0.2μmと変えた。スパッタリングに用いたガスはArで、到達真空度は~10⁻⁸Torr、スパッタリング中の圧力は3×10⁻³Torr、投入パワーは4kWとした。

【0135】次にこのC膜24上に連続的に直流マグネットロンスパッタリング法でA1薄膜19を0.1μmから0.8μmの膜厚で無加熱で形成した(図17(c))。この時スパッタリングターゲットには純度99.9999%のA1を用いた。スパッタリングに用いたガスはArで、到達真空度は~10⁻⁸Torr、スパッタリング中の圧力は3×10⁻³Torr、投入パワーは6kWとし、自然酸化膜の形成を抑制しながら成膜を行った。

【0136】さらに、スパッタリングと同一真空中で45秒間、基板裏面からのハロゲンランプを用いた熱処理を行い、凹部内にA1の凝集埋め込みを行なった。この熱処理の到達温度は300°C程度から660°C程度まで変えて行った。

【0137】次に配線パターンを形成していない広い領域に残存したA1は、ケミカルメカニカルポリッシング法により除去した。研磨粒子は平均粒径35nmのコロイダルシリカ(SiO₂粒子)で、粒子同士の吸着を抑

るためにアルカリ性水溶液中で用いた。この研磨粒子ではC膜24はほとんど研磨できないため、平坦部の残留A1を除去した時点で研磨は止まり、凹部に埋め込まれたA1配線表面が必要以上に研磨されることはなかった。研磨後、表面上に残留したC膜24は、O2プラズマ中で灰化することにより除去した。

【0138】物質のぬれ性とは、その材質の表面（あるいは界面）張力によって決定される。図18に示す様に*

$$\gamma_B \cos \theta = \gamma_A - \gamma_{AB}$$

ここで、 θ は材質Aと材質Bの接触部の角度のことで接触角あるいはぬれ角と呼ばれる。また、熱平衡状態における表面（界面）張力は状態によらず材質によってのみ決まる。材質Aと材質Bのぬれ性がよい（あるいは向上する）ということは、この接触角が小さいことを意味している。

【0140】本実施例ではA1と下地基板とのぬれ性を向上させるために、C膜24をぬれ性向上層として用

*平坦な材質A上の材質Bが熱平衡状態で球状形状となることは一般に良く知られている。これは材質Aと材質Bを含む系の、接触面も含めた表面（あるいは界面）エネルギーを最小化して、安定化するためである。この時、材質Aの表面張力（ γ_A ）、材質Aと材質Bとの間の界面張力（ γ_{AB} ）、および材質Bの表面張力（ γ_B ）はつりあい、以下に示すヤングの関係式が成り立つ。

【0139】

… (1)

10 ※い、溝へのA1の埋め込み効率を向上させた。上層材質と下層材質のぬれ性がよい程、下層材料表面に形成された凹部への上層材料の埋め込み効率が向上することをシミュレーションにより示す。

【0141】熱平衡状態にある系の表面エネルギーEは以下に示す関係式によって表される。

【0142】

… (2)

ここで S_A 、 S_{AB} 、および S_B はその系における材質Aの表面積、材質Aと材質Bの界面面積、および材質Bの表面積である。

【0143】次に、図19(a)のように下地材質A表面に溝があり、その上で材質Bが球状に凝集する系1 ★

$$\Delta E = E_1 - E_2$$

$$= \{S_{B1} - S_{B2} + (S_{AB1} - S_{AB2}) \cos \theta\} \gamma_B = K \gamma_B$$

… (3)

($K = S_{B1} - S_{B2} + (S_{AB1} - S_{AB2}) \cos \theta$) このとき、Kは(3)式において材質Bの表面張力 γ_B にかかる係数を示し、添え字は各々の系を示す。材質Bの表面張力 γ_B は材質によって決まる正の実数値であることから、もし $K > 0$ ならば $\Delta E = E_1 - E_2 > 0$ であり、 $E_1 > E_2$ となる。系1の表面エネルギー E_1 より系2の表面エネルギー E_2 が小さい場合、系はエネルギーの小さい系へ移行する。

【0145】図20にKの値の接触角 θ 依存性を示す。縦軸にはKの値を任意単位で示し、横軸には接触角の値を示した。この計算において、材質Bの体積は接触角によらず一定とした。また溝の幅、および深さは実験結果と比較するために、各々 $0.6 \mu m$ 、および $0.4 \mu m$ とし、材質Bの体積を埋め込むのに充分な長さを持つと仮定した。

【0146】図20より接触角が約 67° 未満で、Kの値が正の値を持つことがわかる。ここで、Kの値が0になるθの値を埋め込み臨界角と定義する。この埋め込み臨界角（この場合は約 67° ）以下では、溝を持つ材質A上で材質Bが球状に凝集する系1より溝内に材質Bが埋め込まれる系2の方が、表面エネルギーが低く安定であることを示している。さらに、接触角が0に近づくほど（ぬれ性が向上するほど）、Kの値は大きくなり埋め込み効率が向上することを示している。

★と、図19(b)のように溝内に埋め込まれる系2を想定する。このときの系1と系2の表面エネルギーの差 ΔE は(1)、(2)式より次式で与えられる。

【0144】

20 ★と、図19(b)のように溝内に埋め込まれる系2を想定する。このときの系1と系2の表面エネルギーの差 ΔE は(1)、(2)式より次式で与えられる。

【0147】本シミュレーション結果は、溝の幅、および深さが各々 $0.4 \mu m$ 、および $0.6 \mu m$ の場合で計算した計算例であり、溝の幅や深さが異なる場合、この埋め込み臨界角の値には変化が生じる。しかし、このような特定の臨界角未満において、材質A上に形成された溝内に材質Bが埋め込まれるという傾向は不变傾向である。

【0148】またこの傾向は、材質AとBの塗れ性（接触角）によってのみ決まり、材料によらないことは当然のことである。

【0149】本実施例ではぬれ性向上層としてC膜24を用いた。C膜24はその膜厚によってA1とのぬれ性が異なる。図21にA1とCの接触角のC膜厚依存性を示す。この接触角測定では、平坦な熱酸化膜上にC膜厚($0.02 \mu m$, $0.05 \mu m$, $0.1 \mu m$, $0.2 \mu m$)を形成後、A1膜($0.05 \mu m$)を形成し、加熱凝集($500^\circ C$, 45秒間)させた試料を用いた。C膜厚が約 $0.02 \mu m$ 以下では、すべて前述した計算例による埋め込み臨界角約 67° （但し、溝幅 $0.4 \mu m$ 、溝深さ $0.6 \mu m$ の場合）を下回る。

【0150】さらに、熱酸化膜上に溝を形成し、その上にC膜24を膜厚を変えて形成後、A1膜の加熱凝集埋め込みを行った。埋め込み効率の評価は、C膜形成後の溝の幅、深さ、および周期が各々 $0.6 \mu m$, 0.4μ

21

m、および1.2 μ mとなるように周期的溝を形成し、その上で球状凝集したA1個数を数えることで行った。その結果、接触角が小さくなるほど(C膜厚が薄くなるほど)、球状凝集するA1粒の個数が減少し、A1の埋め込み効率が向上することがわかった。

【0151】また、球状凝集したA1と溝に埋め込まれたA1が接触している場合、その接触部近傍に結晶粒界が生じていることが発明者の透過電子顕微鏡による観察ではじめて明らかになった。これは、溝内のA1は溝内面から結晶情報を受けて、その結晶方位が溝によって規則的に決まるが、球状凝集したA1は溝内面との接触面積が少ないためにランダムな結晶方位を持つためであると考えられる。

【0152】球状凝集したA1は複数の溝に埋め込まれた単結晶配線にまたがって形成される場合が多く、配線の導通という問題がある。後工程によって埋め込み単結晶配線と接触した球状A1粒の除去が可能な場合においても、除去後、単結晶配線の一部に結晶粒界を残すこととなり配線の信頼性低下の原因となる。

【0153】このような問題の解決のためには、埋め込み工程では溝内に埋め込まれるべきA1量が過剰となり球状凝集したA1粒を形成することや、逆にA1量が欠乏して配線の断線を生じたりすることを抑える必要がある。上述した計算や実験では、ぬれ性を向上させることによって溝への埋め込み効率が向上することを示したが、これは埋め込む材料の体積が溝の容積と同じかそれ以下であることを仮定している。しかし実際の半導体装置の電極配線にはその用途によって配線の位置や形状が異なり、配線が疎な部分や密な部分がある。

【0154】上述したように平坦な材質A上である膜厚の材質Bを加熱凝集させた場合、材質Bはいくつかの球状の凝集体を形成する。材質Aの表面に溝が形成されている場合でも、加熱された材質Bの薄膜は表面エネルギーを安定化するために球状に凝集しようとするが、凝集体が溝にかかった場合は溝に埋め込まれる方がより安定化できる。

【0155】しかし、図22(a)に示すように配線溝が疎な部分と密な部分が同時に存在する場合、配線溝が密な部分では凝集体界面が溝にかかって埋め込まれるが、配線溝が疎な部分では溝にかからぬで埋め込めない場合が生じる。これを解決するために図22(b)のように材質Bの膜厚を増加させて凝集体界面の面積を増加させると、溝にはかかり埋め込めるものの、配線状溝の容積を越える材質Bは配線上で球状に凝集してしまい、結晶粒界を形成してしまう。

【0156】そこで、材質Bとぬれ性の良い材質C上に溝を形成した場合、図22(c)のように接触角が減少して凝集体の体積を増加させずに界面面積を増加することができ、配線溝の疎密によらず均一な埋め込みが可能となつた。このようにぬれ性を制御することは表面エネ

22

ルギーを低減して埋め込み効率を上げるだけでなく、溝に埋め込む金属量を制御することも可能であることがわかった。

【0157】従つて、均一な埋め込み単結晶配線の形成では、ぬれ性を向上させかつ配線金属の膜厚を配線状溝容積を埋め込むのに必要最小限の膜厚に制御することが望ましい。

【0158】この時、基板内で配線状溝が最も密集している領域の面積をSとし、その領域内の溝の総容積をVとした時、基板全面に形成する金属膜の膜厚tは、
S t = V

の関係を満たす膜厚を中心として制御されることが望ましい。

【0159】本実施例で形成された幅0.5 μ mのA1配線の信頼性を電流密度が10⁷ A/cm² オーダーの加速試験で評価したところ、1.00°Cの試験条件で10 FIT以下の信頼性が得られていることが確認された。

【0160】本実施例では配線金属としてA1を用い、ぬれ性向上層としてC膜を用いたが、配線金属として他の材料、例えばCu, Ag, Alなどを用いる場合は、その材料とぬれ性の良いぬれ性向上層を選択すれば全く問題ない。

【0161】本実施例ではぬれ性向上層としてC膜をスパッタリング形成することを示したが、イオンビーム衝撃や加熱などをを利用して基板表面を改質してもよい。

【0162】以上、第1～第5の実施例では、基板の加熱はハロゲンランプによる基板裏面からの熱を用いたが、この他に抵抗加熱型のヒーターから熱伝導で加熱させる方法も良く、また抵抗加熱型のヒーターから輻射熱によって加熱させる方法でも良い。

【0163】あるいは電子線やレーザー光のようなエネルギーを局所照射する方法をとっても良い。さらに高周波誘導加熱により加熱しても良く、特に配線電極の下地に誘導加熱されやすい材料を用いると良い。またこの時、基板に温度勾配を持たせる加熱であっても問題はない。

【0164】また、ハロゲンランプ等の裏面加熱では配線を形成するよりも下層にあるパターンにより異なる光の反射が起り、温度の不均一性が生じるため、図23に示すように上記パターンの上層または下層や基板裏面側などにC, TiN膜のような反射防止膜を形成後、加熱凝集埋め込みを行っても良い。

【0165】この反射防止膜は、光を吸収し、発生した熱を熱伝導によって加熱する膜であり、C膜やTiN膜に限らず光を吸収する材料であれば良い。

【0166】また、本発明を用いて形成された埋め込み配線中に不純物を拡散させることができる。例えば本発明で形成されたA1埋め込み配線にCuやSiのような不純物を拡散させた場合、粒界や溝の界面に析出させることにより、さらに配線の信頼性が向上する。

10

20

30

40

50

【0167】そのために本発明で形成されたA1配線上に上記不純物を含む薄膜を形成し、熱拡散によって所望の量の不純物を拡散させても良いし、イオン注入法などで不純物を注入しても良い。

【0168】また、第1～4の実施例に限って、絶縁膜、半導体膜、あるいは金属膜上に、これよりも相対的にぬれ性の悪い材質からなる膜を形成し、この膜を選択的に絶縁膜、半導体膜あるいは金属膜の表面が露呈するまで除去することによって凹部を形成することも考えられる。

【0169】さらに、配線金属膜の表面に自然酸化膜が形成された場合は、一旦その自然酸化膜を除去した後に金属薄膜を凝集分離させて溝へ埋め込むことができる。この時の自然酸化膜の除去方法は、Arなどの原子を用いた物理スパッタリング法でも良いし、ハロゲン等のエッティングガスを用いた除去法でも良い。

【0170】さらにまた、第1～第5の実施例では配線金属の成膜方法としてスパッタリング法、バイアススパッタリング法を用いたが、この他に真空蒸着法やCVD法や方向性を有する物理蒸着法や方向性を有するCVD法等を用いても良い。

【0171】また、図24に示すように、基板凹部上の金属薄膜を溝幅より広い幅でオーバーラップするように選択的に除去した後に金属薄膜を凝集させても良い。すなわち、図24(a)のように選択的に配線金属膜を除去した後に、Arイオンの逆スパッタリング等で自然酸化膜を除去し、その後加熱して金属薄膜を凝集して溝に埋め込むようとする。

【0172】また図24(b)のように、密集したパターン上において複数の溝上で一括して金属薄膜を残し、その後にArイオンの逆スパッタリング等で自然酸化膜を除去し、金属薄膜を凝集して溝に埋め込むようにしても良い。

【0173】また、配線領域の凹部に凝集分離により、配線金属膜を埋め込むとともに非配線領域に埋め込めない余分の配線金属膜を残置させるようにしてもよい。

【0174】例えば図25(a), (b)に示すように、配線密集領域で溝に埋め込めない余剰の配線金属を収容するような収容領域を形成しても良い。この場合は凝集させた後に配線部と収容領域を繋ぐ配線金属は電気的に断線させる工程を有する。あるいはパターン密集領域の余剰A1を収容する領域を、そのパターンの回りに図25(c)のように形成しても問題はない。

【0175】また、チップ以外の部分、例えばダイシングラインなどに余剰金属を集めるようにしても良い。

【0176】さらにまた、図26のようにパッド部分などの凹部の幅が広い部分では、この凹部を複数の凹部に分割しても良い。

第6の実施例

次に、本発明の詳細を第6の実施例を用いて説明する。

【0177】図27は第6の実施例の電極配線構造の説明図である。図27では省略したが、層間絶縁膜下には素子構造が形成されている。

【0178】図28は本発明の半導体装置における電極配線構造を形成するための工程断面図である。

【0179】n型拡散層32の形成された面方位(100)のSi単結晶基板31上に層間絶縁膜としてSiO₂膜33をCVD法により形成する。このときのSiO₂膜33の膜厚は1.6μmとした。このSiO₂膜33表面に光露光法と反応性イオンエッティング(RIE)法を用いて第1層A1配線に相当する幅1.2μm、深さ0.8μmの溝34を形成する。さらに光露光法とRIE法を用いてn型拡散層32上に1μm×1μmのコンタクトホール35を開孔する(図28(a))。

【0180】この溝34とコンタクトホール35を形成するときのRIE法に用いたガスはCF₄とH₂の混合ガスで、各々16SCCMと24SCCMの流量で流し、エッティング時の圧力は40mTorrに制御し、エッティング時の投入パワーは800Wとした。また後残留レジストは酸素プラズマ中で灰化後、硫酸と過酸化水素水の混合液中で洗浄した。

【0181】次にコンタクトホール35底面に選択的にバリアメタルとしてTiN/Tiの積層膜36を形成する(図28(b))。この時、バリアメタルはコンタクトホールの底面のみに選択的に形成されたが、配線用溝34とコンタクトホール35を含む層間絶縁膜全面に形成してもよいが、この場合はA1配線を形成する前に溝およびコンタクトホール内面以外のバリアメタルを除去するか、後の余剰A1を除去する工程でA1と共に除去してもよい。

【0182】バリアメタルを溝およびコンタクトホール内面に残した場合の構造を図29に示す。またバリアメタルの材質はSi基板との反応を抑えられるものであればよい。この基板上に0.4μm厚のA1薄膜37を直流マグネットロンスパッタリング法により無加熱で成膜した。

【0183】このときスパッタリングターゲットには純度99.9999%のA1を用い、スパッタリングに用いたガスはArで、到達真空度は~10⁻⁸Torr、スパッタリング中の圧力は3×10⁻³Torr、投入パワーは6kWで行った。

【0184】さらにスパッタリングと同一真空中で500℃、1分間の熱処理を行い、溝内にA1薄膜37の凝集分離埋め込みを行い第1層A1配線37を形成する。この後配線パターンを形成していない広い領域に残留したA1はポリッシング法を用いて除去した。この時はA1配線37上面もポリッシングされる条件で行った(図28(c))。

【0185】さらにこの上に層間絶縁膜としてSiO₂膜38をプラズマCVD法により形成する。このとき基

25

板加熱は450°Cとし、 SiO_2 膜38の膜厚は1.6 μm とした。この SiO_2 膜38表面に光露光法とRIE法を用いて第2層A1配線に相当する幅1.2 μm 、深さ0.8 μm の溝39を形成する。さらに光露光法とRIE法を用いて第1層A1配線37上に1 $\mu\text{m} \times 1$ μm のヴィアホール40を開孔する(図28(d))。このときのRIE条件は、溝34とコンタクトホール35を形成したときと同様にした。

【0186】さらに第1層A1配線37を形成したときと同じ方法と条件で、第2層A1配線41を形成した(図28(e))。

【0187】このような配線状溝を持つ基板上で融点以下の加熱でA1薄膜を凝集分離すると、A1は略溶融状態で溝内に埋め込まれる。融点以下の加熱でA1薄膜が略溶融状態となるのは、A1原子拡散の大きい表面や界面の原子が薄膜の堆積に占める割合が増加するためである。つまり、薄膜の表面や界面の原子は膜内部の原子に比べ未結合手が多く持つ。

【0188】そのため、表面や界面原子は少ないエネルギーで容易に拡散する。したがって、表面や界面の原子の全体の原子数に占める割合が増加すると少ない熱エネルギーでも溶融状態に達することができ、プロセスを低温化することができる。また、配線金属表面に自然酸化膜が形成する事を抑制すれば、表面原子はさらに動きやすく低温で略溶融状態に至り、かつ結晶方位を乱す酸素等の不純物の混入を防ぐことができる。

【0189】また、略溶融状態で溝中に埋め込まれたA1は溝内面より結晶配向し、mm単位の単結晶を形成することができる。図29に溝中の単結晶A1の結晶方位の一例を示す。図29では溝底面及び側面と平行にA1(111)面を形成し、溝の長手方向には<110>方位を示す。A1(111)面は再構造面であり、もっとも界面エネルギーの小さい結晶面である。

【0190】従って、界面エネルギー的にもっとも安定となるように溝内でA1が再結晶化した結果、図29のような結晶方位となるといえる。またコンタクトホールも同時に埋め込んだ場合、コンタクトホール内面の面積は、溝内面の面積に比べて小さいため、溝内のA1の結晶方位に従う。したがって、配線とプラグは同一単結晶から形成することができる。

【0191】図30に層間絶縁膜による機械的応力によるA1配線の結晶性の変化に関するX線回折法を用いた結果を示す。縦軸は配線の(111)方位強度を示し、強度が高いほど結晶性がよいことをしめしている。エッチング加工した配線構造(凸型)にくらべ層間絶縁膜の凹部に配線金属が埋め込まれる構造(凹型)では予め配線は底面と2側面から絶縁物に覆われているため、その後の熱工程で発生する応力をこの3面に分散する事ができ、配線内部に機械的応力を残留させない構造である。

【0192】図30のように層間絶縁膜の凹部に埋め込

10

26

まれた単結晶配線は機械的応力によって結晶性が劣化せず、従来の配線構造に対しもっとも良い結晶性を示す事がわかる。また第6の実施例の配線構造で結晶欠陥が少ない事は透過型電子顕微鏡を用いて確認された。

【0193】本実施例で形成された幅1.2 μm のA1配線の信頼性に関する評価結果は図8と同様であった。これは第1の実施例で説明したように、電流密度を1.5 $\times 10^7$ A/cm^2 、基板温度200°Cの加速試験で評価したもので、従来の配線は60秒程度で断線し、配線抵抗が増加するのに対し、本実施例で形成された配線は9000秒まで断線しない事が明らかとなった。

【0194】従来の様に平均粒径が2~3 μm の配線の場合、100°Cで10FITを保証する電流密度は1.0 $\times 10^6$ A/cm^2 を越えることが不可能であったが、本実施例で形成された配線では1.0 $\times 10^6$ A/cm^2 を越える電流密度でも10FITを保証する事が確認された。

【0195】本実施例ではバリアメタルはコンタクトホールの底面のみに形成される電極配線構造について説明したが、図31の様に、溝の内面に形成される構造でも問題ない。

第7の実施例

以下、本発明の詳細を第7の実施例を用いて説明する。

【0196】図32は第7の実施例の電極配線構造を説明する半導体装置の断面図である。図32では省略したが、層間絶縁膜下には素子構造が形成されている。

【0197】図32の電極配線構造は第6の実施例と同様の工程により形成されたが、A1配線上面に滑らかな湾曲面を残すために、平坦部に残るA1を除去するポリッシング工程にストッパー層を用いた。ストッパー層は、A1の埋め込みが終了後、全面に形成された。この時ストッパー層にはC膜を用い、研磨粒子には酸化セリウムを用いた。

【0198】この研磨粒子ではC膜のポリッシング速度は SiO_2 膜に対して1/20~1/30となり、ストッパー層として用いる事ができる。ポリッシング開始時には、残留A1上にもC膜が形成されているが、突起形態では研磨布の圧力が集中するため、ポリッシング速度が速い。ストッパー層でポリッシングが終了した後、少量残留するA1はウェットエッチングにより除去した。このストッパー層として用いたC膜は O_2 プラズマ中に曝す事により容易に除去する事ができる。

【0199】この配線上面の滑らかな湾曲面は、略溶融状態となったA1と下地層間絶縁膜とのぬれ性によって形成されている。一般的に図33(a)に示すように固体上の液体は3つの張力の釣りあう球状の形状を持つ。すなわち液体の表面張力 γ_L 、固体の表面張力 γ_S 及び固液界面の界面張力 γ_{LS} のつりあいによって接触角 θ をもって接する。溝内に埋め込まれた略溶融状態のA1に対しても同様の事が言える。

【0200】つまり、図33(b), (c)の様に溝の側壁

50

と略溶融A1は接触角をもって接する。実験ではA1とS1O₂の場合は55±15°の接触角を持っている事が確認された。従って溝に埋め込まれたA1配線上面はぬれ性による滑らかな湾曲面を形成する。

【0201】このような上面が滑らかに湾曲したA1単結晶配線と上層配線間とプラグで接続した場合、接触面積の増大にともなう接触抵抗の低減が確認された。

【0202】また、上面が滑らかに湾曲したA1単結晶配線は層間絶縁膜との接触面積が増大し、配線に発生する熱を層間絶縁膜へ放熱する効率が向上する事が確認された。

【0203】図32では上面が下に湾曲した配線構造を示したが、図34に示すような上面が上に湾曲した配線構造でも同様の効果が得られる。

第8の実施例

以下、本発明の詳細を第8の実施例を用いて説明する。

【0204】図35は第8の実施例による電極配線構造の説明図である。図35に示す電極配線構造は第6、7実施例で詳細を説明した様に、層間絶縁膜の凹部にA1を加熱により埋め込む方法で形成された。

【0205】このように形成された複数個の凹部が同一層で接続しない場合、すなわち図35のA、B及びCパターンの様にA1配線が同一層でつながっていない場合、それぞれ異なる結晶方位を示すことが透過型電子顕微鏡評価によって確認された。またこれらの配線パターンの結晶方位を所望の方位に制御する事も可能である。

【0206】図35には各々の配線パターンの結晶方位の一例を示してある。このような複数の配線パターンで基板に対して結晶方位が異なる様に配線を形成する事は、単結晶基板からエピタキシャル成長させる従来の単結晶形成方法では不可能であった。

【0207】単結晶では結晶方位によってその熱膨張率が異なる。熱膨張は熱エネルギーによって原子同士の結合距離が変化する現象である。それぞれの結晶面では原子の配列が異なるため、結晶軸方向に熱膨張する距離が異なる。

【0208】図35の様に配線パターンごとにその方位が異なる場合、一定方向に配線が膨張する事がなくなり、基板に加える応力の方向を分散する事ができる。基板の応力が減少すると応力に起因する半導体装置の不良を減少させる事ができる。このように配線パターンの結晶方位を変化させた時、基板の応力が低下している事が基板の反りの測定から確認された。

第9の実施例

以下、本発明の詳細を第9の実施例を用いて説明する。

【0209】図36は第9の実施例による電極配線構造の説明図である。配線が屈曲した部分、あるいは上下配線層を接続する部分に結晶粒界を持たない構造である事を特徴としている。これらの電極配線構造は第6及び7の実施例で詳細を説明したように層間絶縁膜の凹部にA

1を加熱により埋め込む方法により実現された。

【0210】従来の配線構造ではこのような屈曲部には機械的応力が集中するため、結晶粒界をなくす事が不可能であったが、層間絶縁膜の凹部にA1を埋め込む方法では第6及び8の実施例で説明したように応力を分散する事ができ、結晶粒界を配線屈曲部、あるいは配線接続部に発生させない電極配線構造が実現可能となった。

【0211】このような屈曲部あるいは配線接続部に結晶粒界がない事は透過型電子顕微鏡評価によって確認された。

【0212】図37に本実施例で形成された屈曲部を多く含む幅1.2μmのA1配線の信頼性に関する評価結果を示す。これは電流密度を1.5×10⁷A/cm²、基板温度200°Cの加速試験で評価したもので、従来の配線は100秒程度で断線し、配線抵抗が増加するのに対し、本実施例で形成された配線は6000秒まで断線しない事が明らかとなった。

【0213】従来の様に屈曲部に結晶粒界を持つ場合、100°Cで10FITを保証する電流密度は10⁶A/cm²を越える事が不可能であったが、本実施例で形成された配線では10⁶A/cm²を越える電流密度でも10FITを保証する事が確認された。

第10の実施例

以下、本発明の詳細を第10の実施例を用いて説明する。

【0214】図38は第10の実施例による電極配線構造の説明図である。溝内面にぬれ性向上層を備え、かつ埋め込まれた金属配線が単結晶である構造を特徴としている。この電極配線構造は、第5の実施例で詳細を説明したように、ぬれ性向上層にC膜24を用い、凹部にA1を加熱により埋め込んで単結晶化する方法により実現された。

【0215】本実施例では、A1配線とコンタクトホールを介して接続される導体にWを用いたが、他の金属に接続されても良いし、直接S1基板と接続してもよい。

【0216】本実施例で用いたC膜24がA1とぬれ性の良い材料であることは、第5の実施例においてその詳細を説明した。ぬれ性の良いと言うことは互いに密着性の良いことを示している。そのため層間絶縁膜などから受ける応力や後工程によってかかる熱ストレスでも剥がれない。

【0217】断面観察により実際に単結晶A1配線の剥がれは、C膜24を形成する構造とする事で減少傾向にあることが確認できた。

【0218】また、C膜はW、A1、S1等に対して、拡散、反応しにくい。従ってWとA1間、A1とS1間等の拡散、反応を抑える効果が顕著であり、障壁層として用いることができる。

【0219】以上、第1から10の実施例において、

29

(層間絶縁膜、またはぬれ性向上層、障壁層とA1が接する界面面積) / (A1の上面面積) の比ができるだけ大きく、かつA1のステップカバレッジが良好であるような溝の構造が望ましい。また、図39に示す層間絶縁膜に形成される溝の底面と側面のなす角Aあるいは配線の屈曲角B、Cは、結晶面がなす角に一致するように加工することが望ましい、例えば立方晶の結晶面同志のなす角は、図40、41の表1の様になる。

【0220】さらに、第1から10の実施例において、A1スパッタリング成膜時にステップカバレッジを向上させるために図42に示すような溝形状としても問題ない。

【0221】第1から10の実施例において、例えばパッド部の様に配線領域が広く、A1の埋め込みが困難で単結晶化できない場合には図26で示したように広い領域をせまい溝に分割しても良い。

【0222】第1から10の実施例において、配線金属としてA1について説明したが、この他にA1合金、Cu、Ag、Au、Pt等も配線金属として当然適用できる。

【0223】さらに、第1から第10の実施例では、SiO₂やBPSGを絶縁膜として用いたが、図43に示すように配線金属膜と下地絶縁膜あるいは基板Siとの反応、配線金属膜を構成する金属などの下地への拡散を抑えるために障壁層を形成しても良い。

【0224】A1、A1合金、Cu、Ag、Au、Pt等のような配線金属膜との反応、及びこれらの膜の構成金属の拡散を抑える材料としてはC、TiN、ZrN、HfN、TaN、VN、NbN、TiB₂、ZrB₂、HfB₂、VB、TaB、NbB、TiC、ZrC、HfC、TaC、VC、NbC、IrO₃、In₂O、RuO₂、RhO等が挙げられる。

【0225】この他にA1、A1合金に対してはTiWが、Cu、Ag、Au、Ptに対してはCr、Mo、W、V、Nb、Ta等が挙げられる。また基板Siと直接電気的接触が必要とならない場合はA1ではMgO、Al₂O₃等の絶縁物も挙げられる。

【0226】さらにまた、第1～4、及び第6～9の実施例ではSiO₂やBPSGを絶縁膜として用いたが、図44に示すように配線金属膜と下地材料とのぬれ性を向上させるために、ぬれ性向上層を溝内面に形成する構造でも良い。

【0227】A1、A1合金、Cu、Ag、Au、Pt等のような配線金属膜とのぬれ性を向上させる材料としては、C、TiN、ZrN、HfN、TaN、VN、NbN、TiB₂、ZrB₂、HfB₂、VB、TaB、NbB、TiC、ZrC、HfC、TaC、VC、NbC、IrO₃、In₂O、RuO₂、RhO等が挙げられる。この他にA1、A1合金に対してはTiW、MgO、Al₂O₃が、Cu、Ag、Au、Ptに対しては

30

Cr、Mo、W、V、Nb、Ta等が挙げられる。

【0228】これとは逆に、溝内面に比べて相対的にぬれ性を劣化させる材料を、ぬれ性劣化層として溝内面以外に形成する構造でも良い。ぬれ性を劣化させる材料としてはF、H、O等の軽元素で構成される材料が考えられる。またこのぬれ性向上層及び劣化層は障壁層を兼ねたものであってもよく、Si基板と直接電気的接触が必要な場合は導電体とすれば良い。

【0229】また、凹部内面に導体層が露呈している場合に、ぬれ性向上層を凹部以外の基板表面に形成しても良い。この方法を次に説明する。

【0230】まず基板には、図45のようにW/TiN積層膜が下層電極として形成されており、その上にプラズマCVD法によりSiO₂膜33を1.2μmの膜厚で形成した。その後、光露光法と反応性イオンエッティング法により、コンタクトホール35を、SiO₂膜33が0.4μm残るように形成した。レジストを除去した後、ぬれ性向上層としてのC膜24を直流マグネットロンスパッタリング法を用いて、0.02μmの膜厚で形成した。

【0231】その後、C膜24上にレジストを形成し、再び光露光法を用いて予め途中までエッティングしたコンタクトホール35に配線状溝パターンが合うように前記レジストをパターニングした。次に、酸素(O₂)を用いた反応性イオンエッティング法を用いて、C膜24をエッティングし、連続的にCF₄とH₂の混合ガスを用いた反応性イオンエッティングにより、SiO₂膜33を0.4μmエッティングした。このエッティングによって、コンタクトホール35の底面には、下層電極の上層であるTiN表面が露呈する。

【0232】レジストを硫酸と過酸化水素水の混合溶液によるウェットエッティングで除去した後、純A1膜19を0.2μmの膜厚で直流マグネットロンスパッタリング法によって形成した。さらに基板を大気にさらさずに550℃、4.5秒間の加熱を行い、A1膜19をコンタクトホール35を含む溝内に凝集分離せしめて埋め込んだ。

【0233】さらに、溝のない平坦C膜24上に残留した余剰の島状A1は、アルカリ性溶液(ビペラジン(C₄H₁₀N₂)水溶液)にシリカ(SiO₂)粒子を分散させてコロイダルシリカとした研磨液を用いて除去した。この研磨液ではC膜24はポリッシング速度が遅いため、ポリッシングにおけるストッパー層として働き、溝内のA1膜19が必要以上に研磨される事はない。ポリッシング終了後、ストッパー層を兼ねたぬれ性向上層のC膜24はO₂プラズマ処理により除去した。

【0234】この時、溝側壁のSiO₂膜は、A1との接触角が55°であり、第5の実施例で説明した埋め込み臨界角未満である。従って、A1はこの溝内に埋め込まれた方が表面エネルギーを小さくして安定化できる。

10

30

40

40

50

31

さらに、溝以外のC膜24(0.02μm)はA1との接触角が約17°であり、凝集体が溝に接触する確率がSiO₂に溝を形成したものよりも確率が高くなる。従って、A1薄膜の膜厚を、溝の容積を満たす必要最小限の量に抑えることができ、余剰のA1が溝上に残留する事はなく、結晶粒界のない信頼性の高い電極配線が得られた。

【0235】さらに、本実施例で説明した方法を用いれば、ぬれ性向上層に絶縁膜を用いても、下層電極とA1との電気的接触を妨げることはない。

【0236】ここまで、基体上に形成された溝内に配線金属膜を凝集分離して埋め込み、結晶性の揃った配線金属を形成する方法について説明してきたが、この方法は配線金属膜以外のSiやGeのような半導体に応用することも可能である。例えば、Siを凹部の形成されたSiO₂層上に10~1000nmの厚さで形成し、600~1400°Cの温度で、半導体層の表面に自然酸化膜の形成を抑制しながら凝集分離させれば、溝に結晶性の良い半導体層を埋め込むことができる。

【0237】この場合も配線金属を用いた場合のように、反応あるいは拡散を抑制する障壁層を用いたり、ぬれ性の異なる材料で凝集分離を効果的に行うこともできる。この半導体層は、配線としても利用が可能であり、この層に半導体装置を形成することもできる。絶縁物上に単結晶あるいは大粒径の多結晶の半導体を形成すれば、素子を3次元的に形成することや薄膜トランジスタ(TFT)の特性を向上させることができる。

【0238】その他、本発明の要旨を逸脱しない範囲で種々変形して実施可能である。

【0239】

【発明の効果】以上説明したように、本発明の半導体装置の製造方法によれば、容易に金属パターンを形成することができることに加え、これまでエッチングにより配線パターンを形成していた材料に対しても工程を短縮することができ、エッチングガスによるコロージョン(後腐食)という問題も起こさない。

【0240】また本発明の半導体装置の製造方法によれば、溝内に埋め込まれた金属の結晶方位が揃った配線を形成することができる。また凹部内に埋め込まれた結晶性の揃った金属を結晶種として金属薄膜を形成することも可能であり、結晶性の揃った大面積の配線金属膜が得られる。

【0241】結晶方位の揃った配線は、エレクトロマイグレーション及びストレスマイグレーション耐性に優れ、電極配線の信頼性を向上させる事ができる。

【0242】さらに、本発明の半導体装置における電極配線構造によれば、応力が抑えられた単結晶構造が提供されるので、マイグレーション耐性などの信頼性を効果的に向上させる事ができた。

【図面の簡単な説明】

32

【図1】本発明による電極配線の形成方法の第1の実施例を説明するための工程断面図。

【図2】第1の実施例における基板温度の時間変化の一例。

【図3】第1の実施例における溝内A1凝集可能温度とA1の膜厚の関係について示すグラフ。

【図4】反応生成物の反応速度と温度の関係を示した対数グラフ。

【図5】A1膜厚と昇温速度の関係を示したグラフ。

【図6】第1の実施例における溝内埋め込みA1の結晶方位を説明するための斜視図、及びA1配線の写真。

【図7】第1の実施例における配線の屈曲部の角度を示す図。

【図8】第1の実施例で形成された幅1.2μmのA1配線の信頼性評価結果。

【図9】A1を凝集分離で埋め込んだコンタクトホールあるいはビニアホールを示す図。

【図10】本発明による電極配線の形成方法の第2の実施例を説明するための工程断面図。

20 【図11】本発明による電極配線の形成方法の第3の実施例を説明するための工程断面図。

【図12】本発明による電極配線の形成方法の第4の実施例を説明するための工程断面図。

【図13】図10から継続される工程断面図。

【図14】第4の実施例における凹部に埋め込まれたA1結晶種の面内回転の制御を示す図。

【図15】従来のA1膜の配向性と第4の実施例によるA1膜の配向性との比較を示す図。

20 【図16】第4の実施例における凹部の様々な形状を示す斜視図。

【図17】本発明による電極配線の形成方法の第5の実施例を説明するための工程断面図。

【図18】平坦な材質A上の材質Bが熱平衡状態で球状形状となる様子を示す図。

【図19】溝がある下地材質Aの表面上で材質Bが球状に凝集する系1と、溝内に埋め込まれる系2を示す図。

【図20】材質Bの表面張力 γ_B にかかる係数の接触角θ依存性を示すグラフ。

40 【図21】A1とCの接触角のC膜厚依存性を示すグラフ。

【図22】疎な配線溝と密な配線溝が同時に存在する材質Aに材質Bが埋め込まれる様子を示す図。

【図23】基板裏面にC、TiN膜のような反射防止膜を形成して加熱する様子を示した図。

【図24】基板凹部上の金属薄膜を溝幅より広い幅でオーバーラップするように選択的に除去した後に金属薄膜を凝集させる様子を示す工程断面図。

【図25】余剰の配線金属を収容する収容領域を形成した電極配線。

50 【図26】凹部を複数の凹部に分割したパッド部分の

例。

【図27】第6の実施例の電極配線構造の断面構造図。

【図28】本発明による電極配線構造を形成するための工程断面図。

【図29】溝中の単結晶A1の結晶方位の一例。

【図30】A1配線の結晶性の変化に関するX線回折法を用いた結果。

【図31】溝の内面に形成される電極配線構造の例。

【図32】第7の実施例の電極配線構造を説明する半導体装置の断面図。

【図33】A1と下地層間絶縁膜とのぬれ性によって形成される配線上面の滑らかな湾曲面を示す図。

【図34】上面が上に湾曲した配線構造を示す断面図。

【図35】第8の実施例による電極配線構造の断面構造図。

【図36】第9の実施例による電極配線構造の断面構造図。

【図37】第9の実施例で形成された屈曲部を多く含む幅1.2μmのA1配線の信頼性評価結果。

【図38】本発明による電極配線の第10の実施例を説明するための断面構造図。

【図39】溝の底面と側面のなす角、あるいは配線の屈曲角を示す一例。

【図40】立方晶の結晶面同志のなす角を示す表。

【図41】図39に続く立方晶の結晶面同志のなす角を示す表。

【図42】ステップカバレッジを向上させるための溝形状の例。

【図43】障壁層を形成した電極配線構造の例。

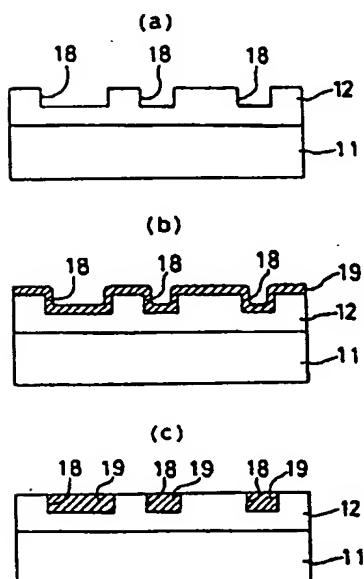
【図44】ぬれ性向上層を溝内面に形成した電極配線構造の例。

【図45】ぬれ性向上層を凹部以外の基板表面に形成した電極配線構造の例。

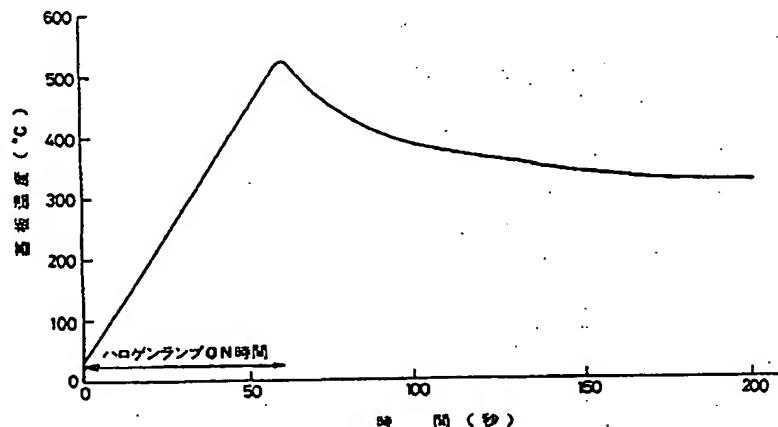
【符号の説明】

- 1 1 S1基板
- 1 2 热酸化膜
- 1 3 マスクパターン
- 1 4 第1次A1薄膜
- 1 5 A1結晶
- 1 6 第2次A1薄膜
- 1 7 電極配線パターン
- 1 8 配線パターン形状溝
- 1 9, 2 1 A1薄膜
- 2 0 配線
- 2 2 Nb薄膜
- 2 3 Cu薄膜
- 2 4 C(炭素)膜
- 3 1 S1単結晶基板
- 3 2 n型拡散層
- 3 3 SiO₂膜
- 3 4 溝
- 3 5 コンタクトホール
- 3 6 TiN/Ti積層膜
- 3 7 第1層A1配線
- 3 8 SiO₂膜
- 3 9 溝
- 4 0 ヴィアホール
- 4 1 第2層A1配線

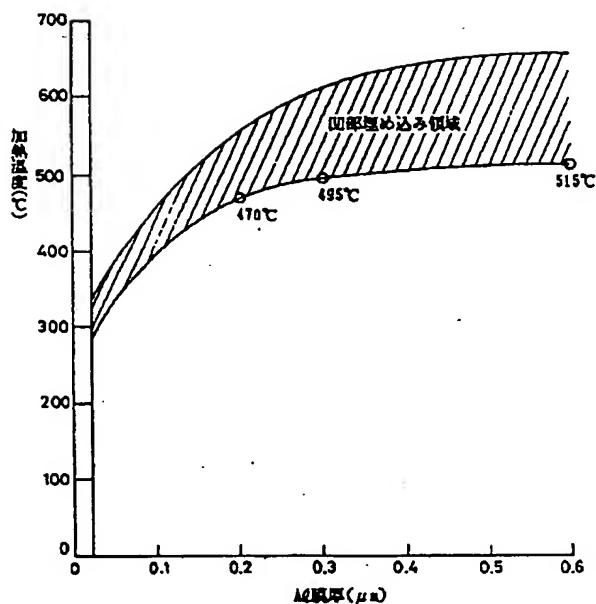
【図1】



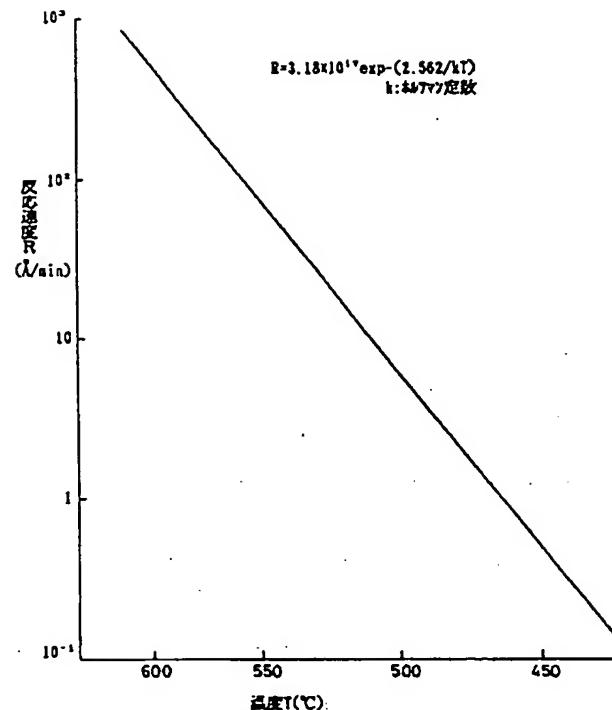
【図2】



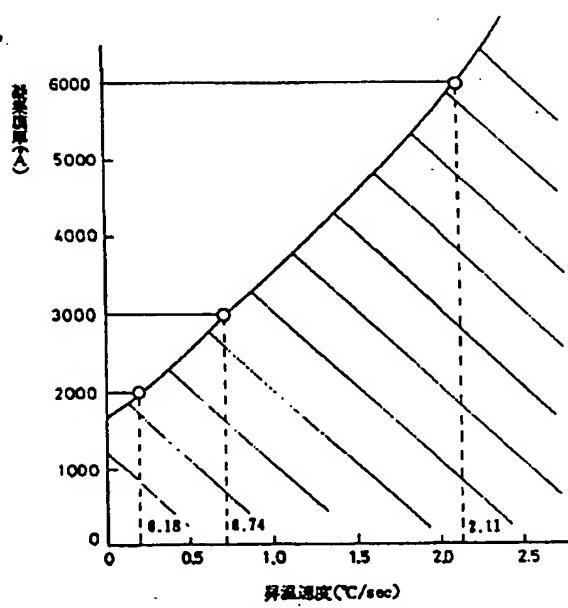
【図3】



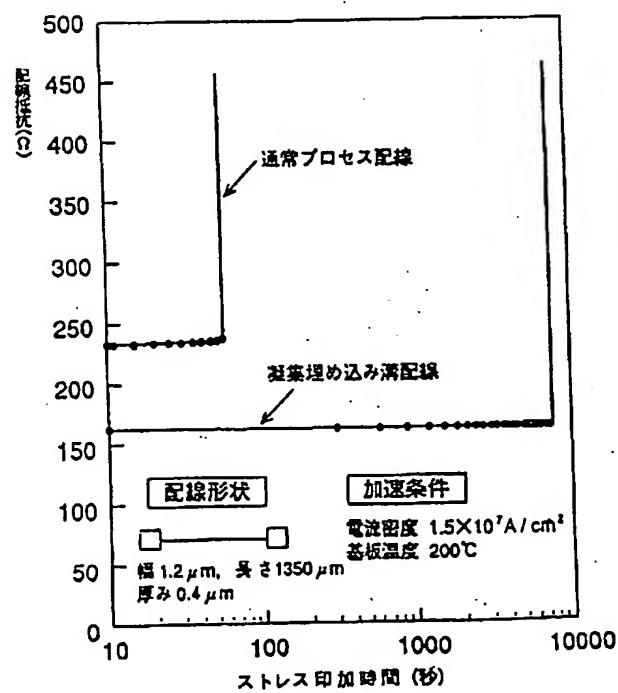
【図4】



【図5】

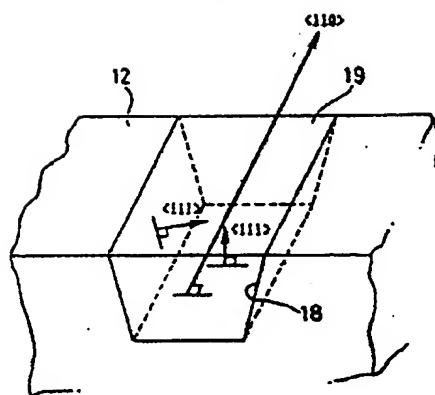


【図8】



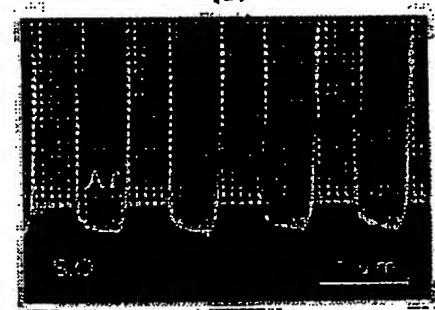
【図6】

(a)



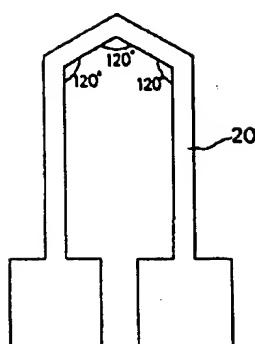
回路代用等高

(b)

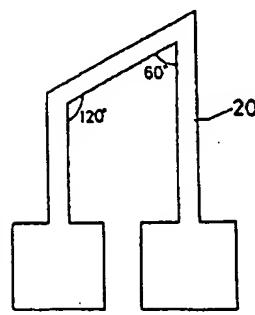


【図7】

(a)

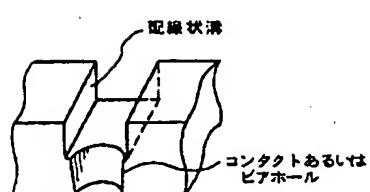


(b)

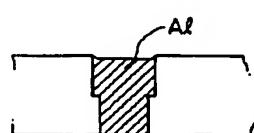


【図9】

(a)

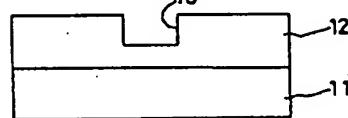


(b)

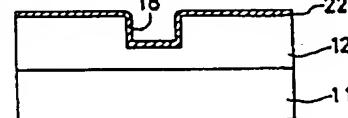


【図11】

(a)

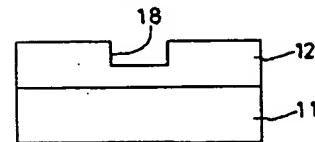


(b)

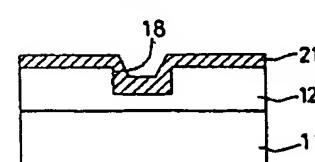


【図10】

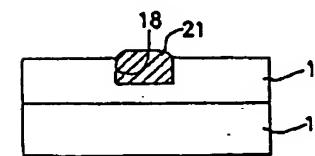
(a)



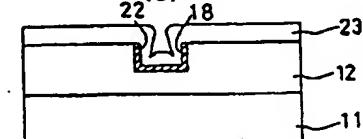
(b)



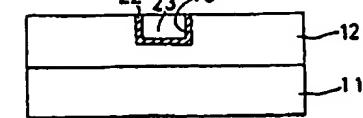
(c)



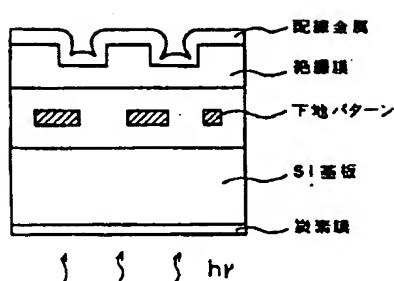
(d)



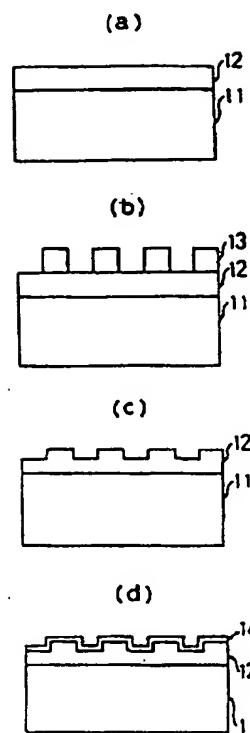
(e)



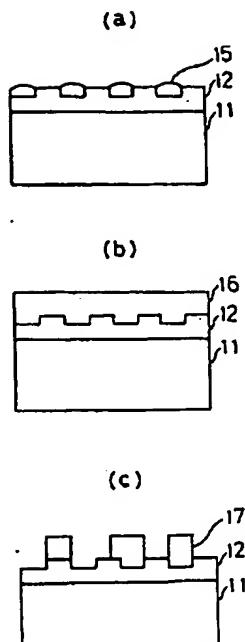
【図23】



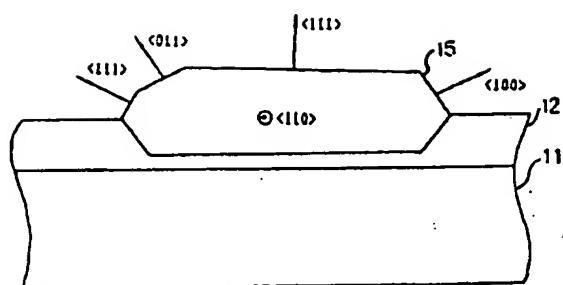
【図12】



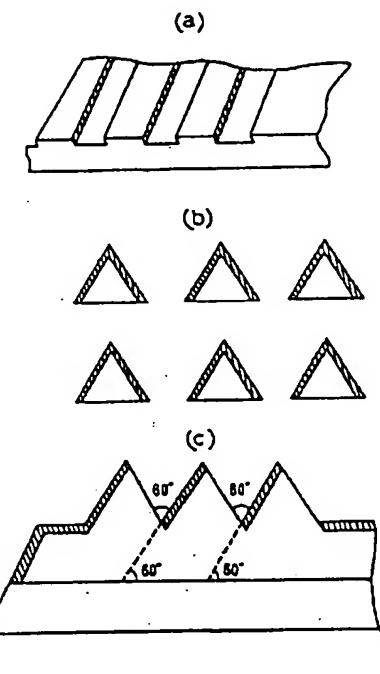
【図13】



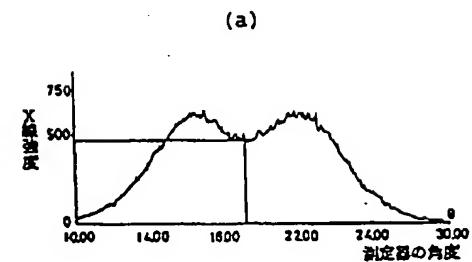
【図14】



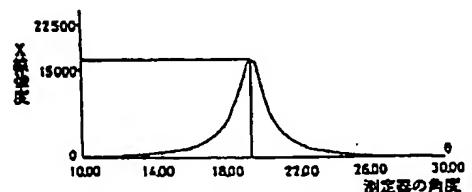
【図16】



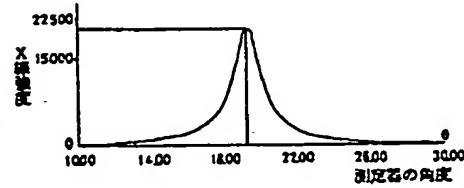
【図15】



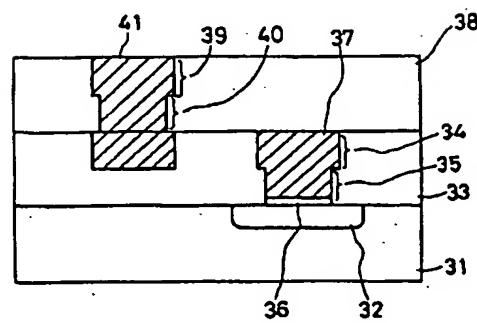
(b)



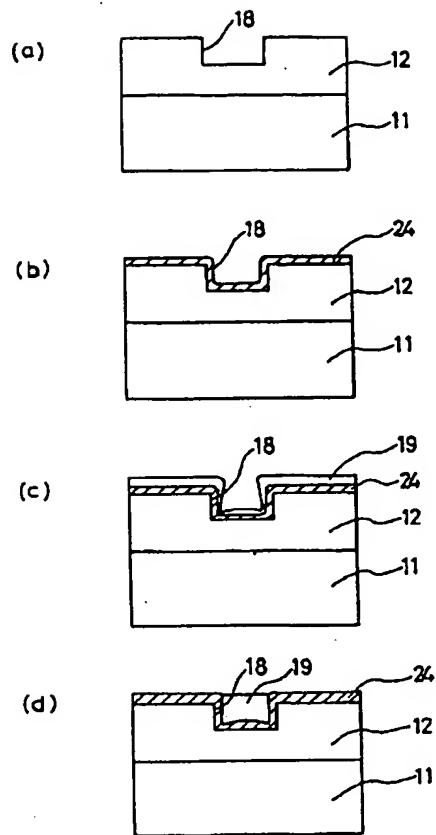
(c)



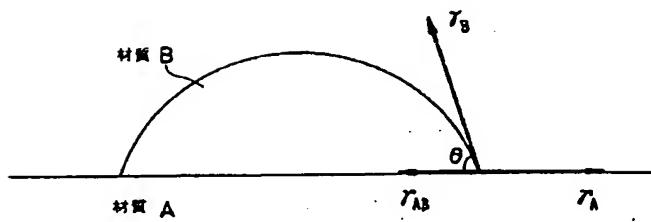
【図27】



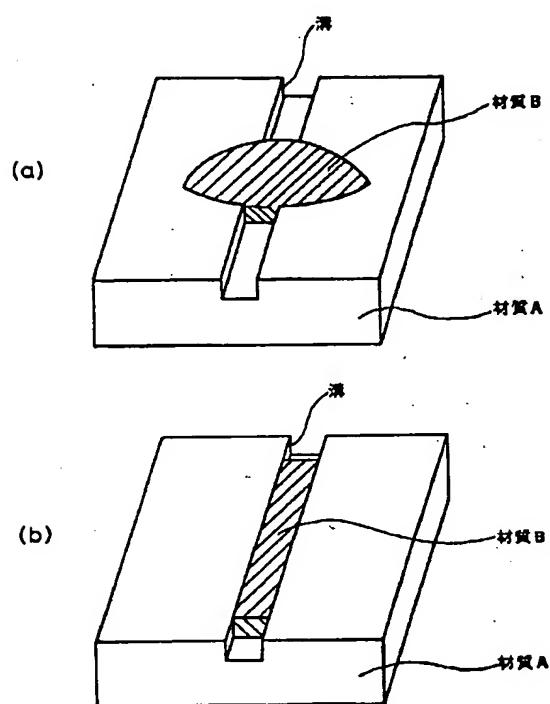
【図 17】



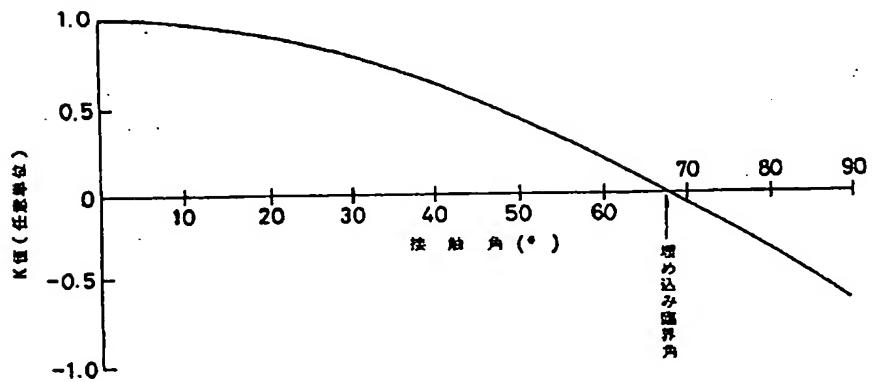
【図 18】



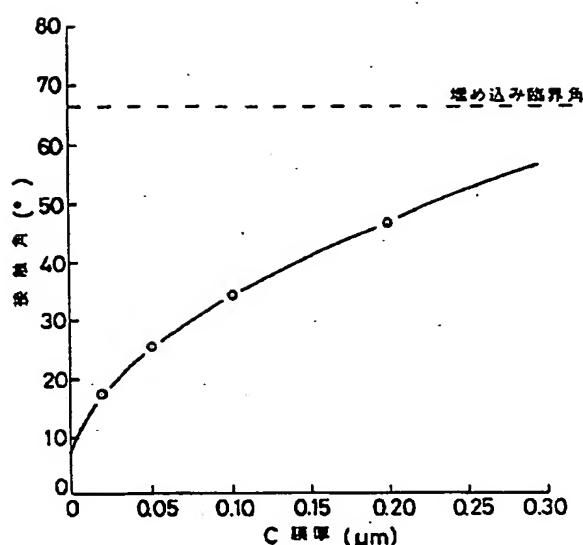
【図 19】



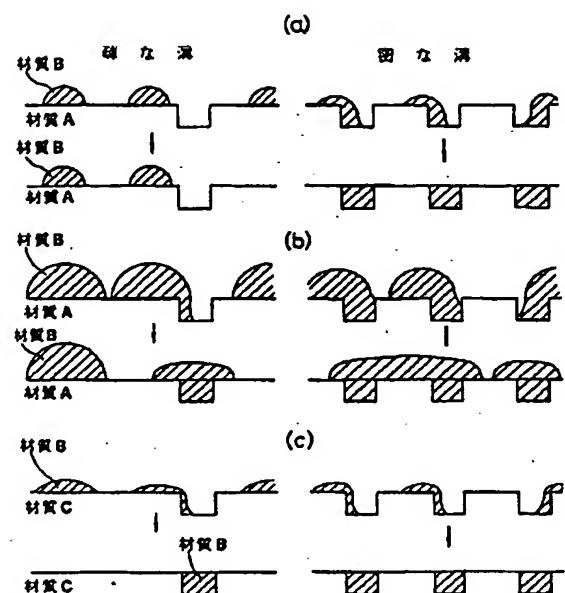
【図 20】



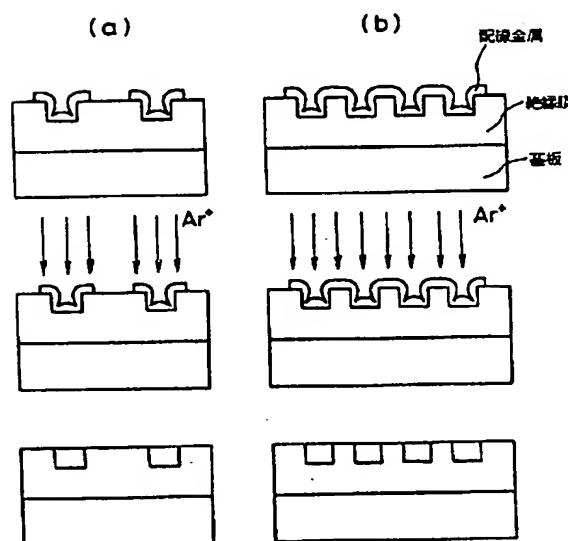
【図21】



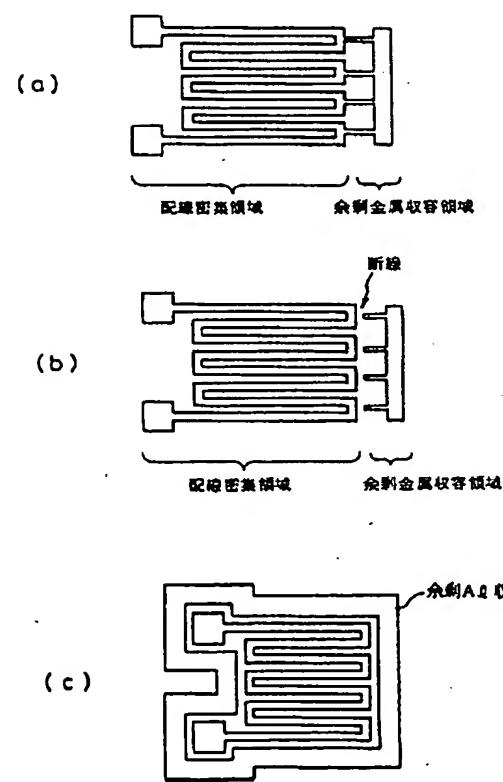
【図22】



【図24】

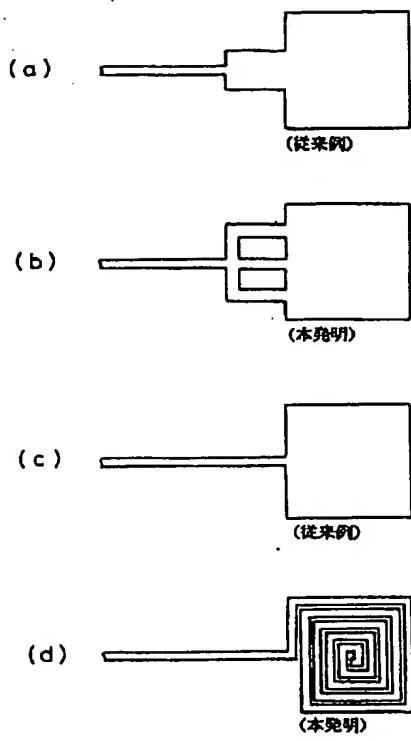


【図25】

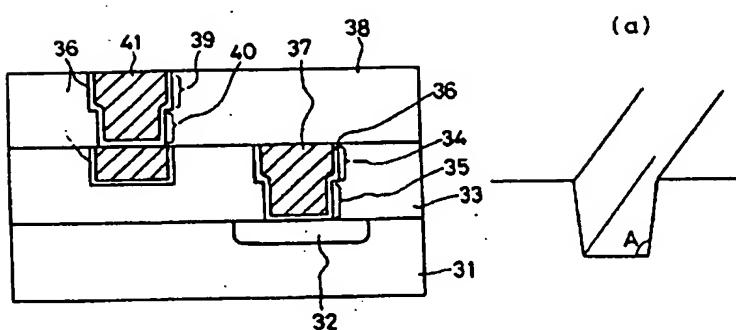




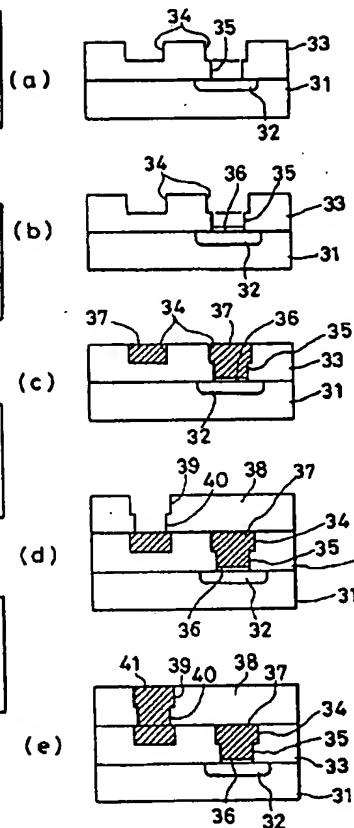
【図26】



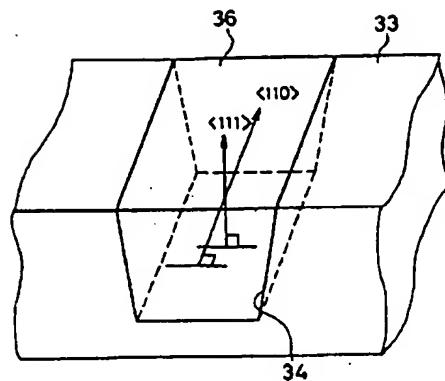
【図31】



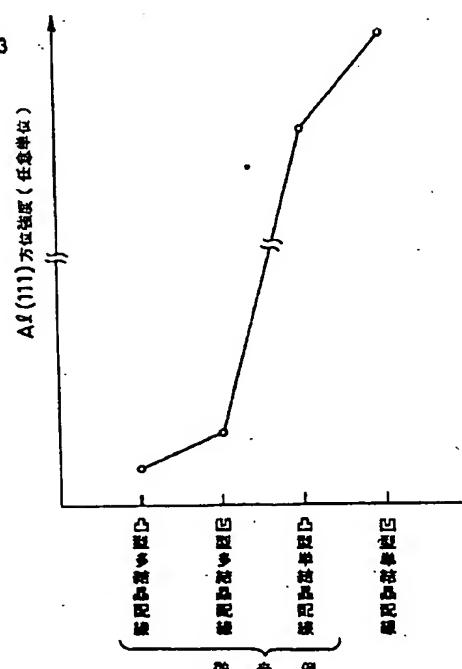
【図28】



【図29】

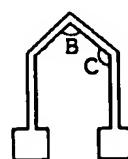


【図30】



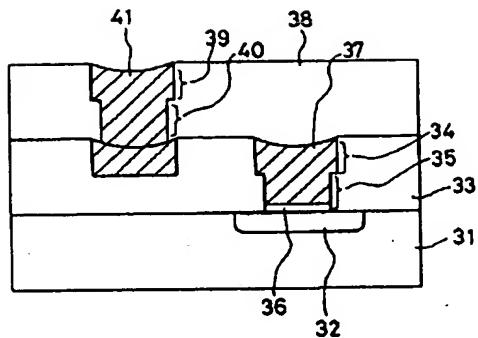
【図39】

(a)

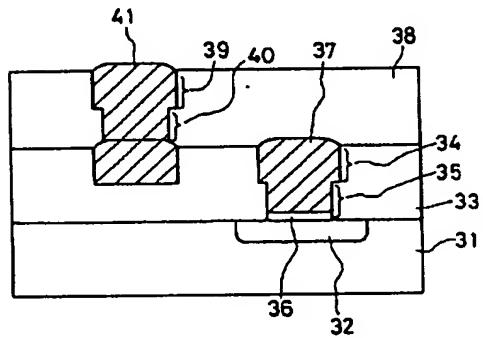


(b)

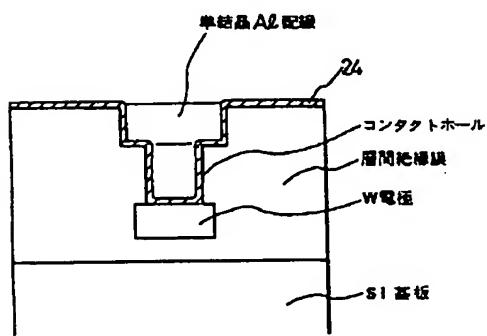
【図32】



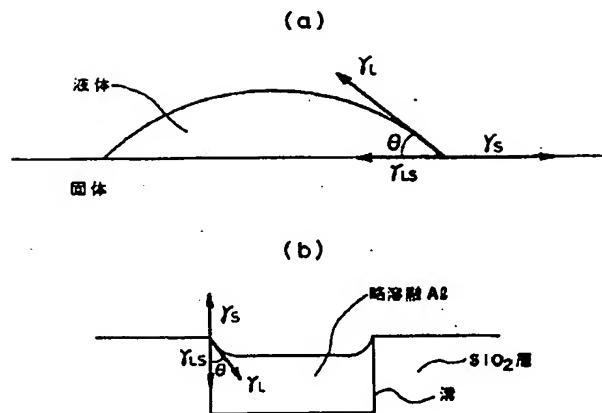
【図34】



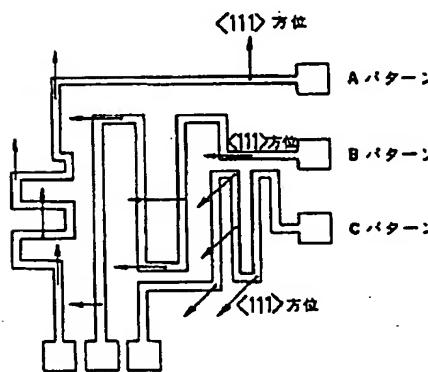
【図38】



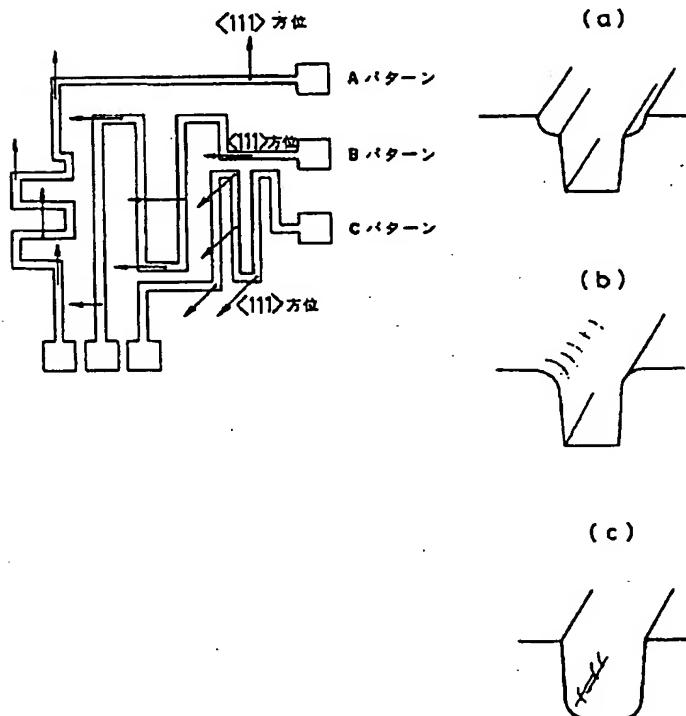
【図33】



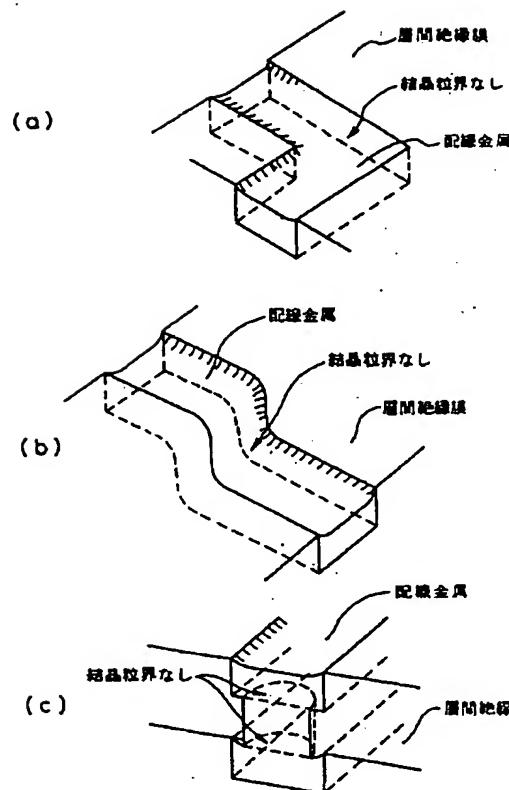
【図35】



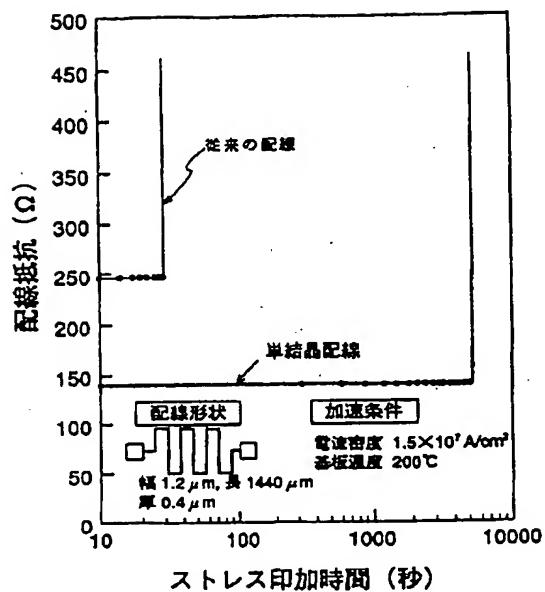
【図42】



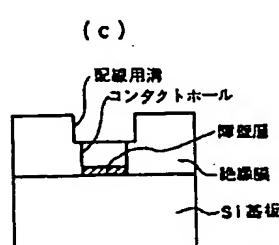
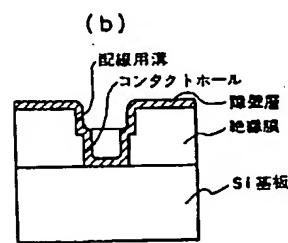
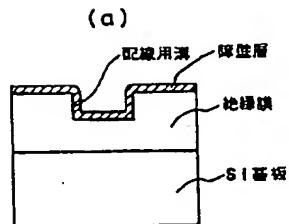
【図36】



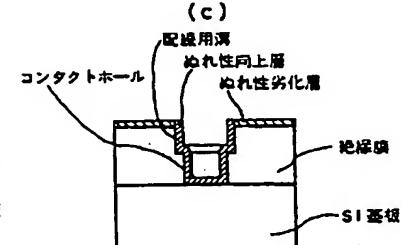
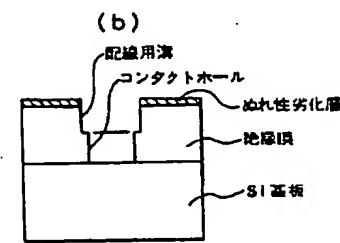
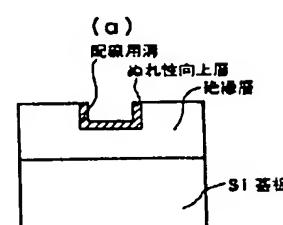
【図37】



【図43】



【図44】



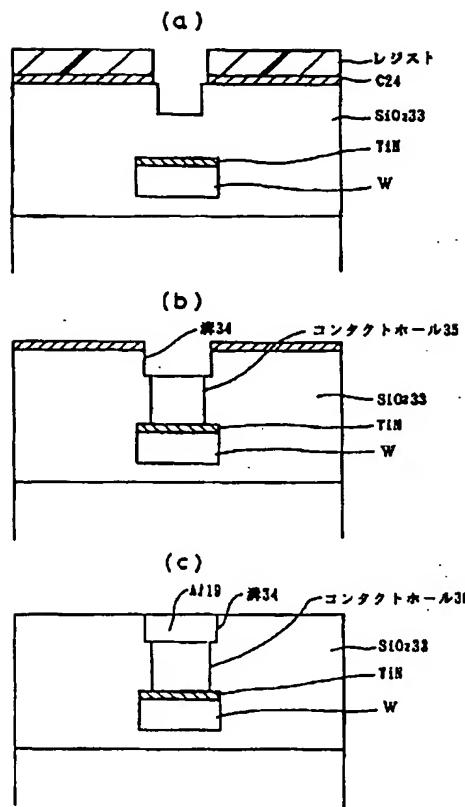
【図40】

結晶面	100	110	111	210	211	221	310
100	0						
	90						
110	45	0					
	90	60					
	90						
111	54.7	35.3	0				
		90	70.5				
			109.5				
210	26.6	18.4	39.2	0			
	63.4	50.8	75.0	36.9			
	90	71.6		53.1			
211	35.3	30	19.5	24.1	0		
	65.9	54.7	61.9	43.1	33.6		
		73.2	90	56.8	48.2		
		90					
221	48.2	19.5	15.8	26.6	17.7	0	
	70.5	45	54.7	41.8	35.3	27.3	
		76.4	78.9	53.4	47.1	39.0	
		90					

【図 4 1】

結晶面	100	110	111	210	211	221	310
310	18.4	26.6	43.1	8.1	25.4	32.5	0
	71.6	47.9	68.6	58.1	49.8	42.5	25.9
	90	63.4		45	58.9	58.2	36.9
	77.1						
311	25.2	31.5	29.5	19.3	10.0	25.2	17.6
	72.5	64.8	58.5	47.6	42.4	45.3	40.3
	90	80	66.1	60.5	59.8	55.1	
320	33.7	11.3	36.9	7.1	25.2	22.4	15.3
	56.3	54.0	80.8	29.8	37.6	42.3	37.9
	90	66.9		41.9	55.6	49.7	52.1
321	36.7	19.1	22.2	17.0	10.9	11.5	21.6
	57.7	40.9	51.9	33.2	29.2	27.0	32.3
	74.5	55.5	72.0	53.3	40.2	36.7	40.5
			90				
331	46.5	13.1	22.0				
510	11.4						
511	15.6						
711	11.3						

【図45】



【手続補正書】

【提出日】平成5年6月23日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】図6

【補正方法】変更

【補正内容】

【図6】(a) は第2の実施例における溝内埋め込みA Iの結晶方位を説明するための斜視図、(b) は第2の実施例における基板上に形成された微細なパターンにおける溝内埋め込みA I配線の写真。

フロントページの続き

(31) 優先権主張番号 特願平4-269202

(72) 発明者 早坂 伸夫

(32) 優先日 平4(1992)9月14日

神奈川県川崎市幸区小向東芝町1 株式会

(33) 優先権主張国 日本 (J P)

社東芝研究開発センター内

(72) 発明者 岡野 晴雄

神奈川県川崎市幸区小向東芝町1 株式会

社東芝研究開発センター内